

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-305580

(P2001-305580A)

(43) 公開日 平成13年10月31日 (2001.10.31)

(51) Int.Cl.⁷
G 0 2 F 1/1368
G 0 9 F 9/30

識別記号
3 4 9

F I
G 0 9 F 9/30
G 0 2 F 1/136

テマコト⁸ (参考)
3 4 9 C 2 H 0 9 2
5 0 0 5 C 0 9 4

審査請求 未請求 請求項の数12 OL (全 15 頁)

(21) 出願番号 特願2000-122601(P2000-122601)

(22) 出願日 平成12年4月24日 (2000.4.24)

(71) 出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72) 発明者 佐藤 尚
長野県飯田市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(74) 代理人 100095728
弁理士 上柳 雅善 (外1名)

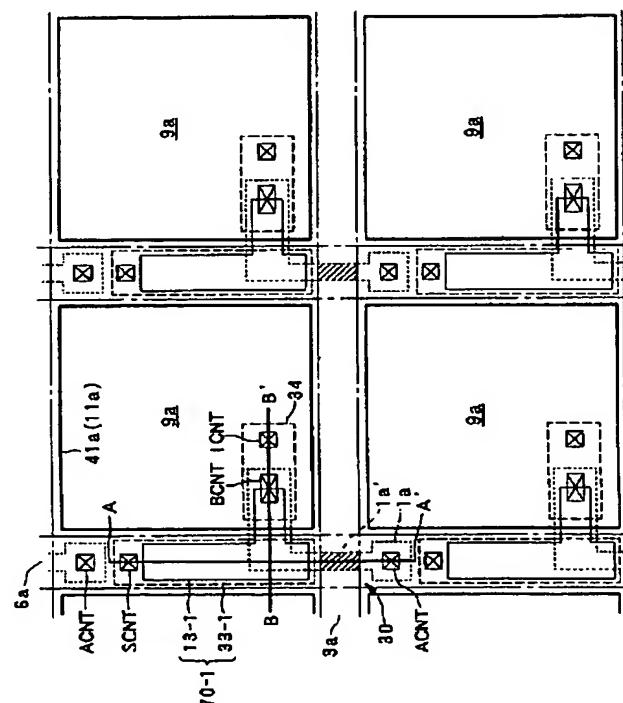
最終頁に続く

(54) 【発明の名称】 電気光学装置

(57) 【要約】

【課題】 電気光学装置において、画素開口率を高める
と同時に蓄積容量の増大を図り且つ斜めの入射光や戻り
光に対する遮光性能を高めることにより、クロストーク
やゴーストを低減しコントラスト比を向上して、高品位
の画像表示を行う。

【解決手段】 電気光学装置は、TFTアレイ基板(10)上に、画素電極(9a)と、画素電極をスイッチング制御するTFT(30)と、このTFTに接続された走査線(3a)及びデータ線(6a)とを備える。平面的に見てデータ線に重なる領域に、蓄積容量(70)が構築される。蓄積容量は、走査線と同一膜からなる第1容量電極(13)と、画素電極及びTFT間を中継接続するバリア層(34)と同一膜からなる第2容量電極(33)とが、誘電体膜(42)を介して対向配置され
てなる。



(2)

2

前記データ線が形成されていない領域に開孔されたコンタクトホールを介して接続されていること特徴とする請求項 6 に記載の電気光学装置。

【請求項 9】 前記薄膜トランジスタの下層側に前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う下層遮光膜を更に備えたことを特徴とする請求項 6 から 8 のいずれか一項に記載の電気光学装置。

【請求項 10】 前記下層遮光膜、前記走査線、前記データ線及び前記薄膜トランジスタは、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないことを特徴とする請求項 5 又は 9 に記載の電気光学装置。

【請求項 11】 前記蓄積容量は、平面的に見て前記データ線に重なる領域に加えて、前記走査線に沿った領域にも部分的に配置されていることを特徴とする請求項 1 から 10 のいずれか一項に記載の電気光学装置。

【請求項 12】 前記遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で固定電位に落とされていることを特徴とする請求項 1 から 11 のいずれか一項に記載の電気光学装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素電極に対し蓄積容量を付加するための一対の容量電極と、画素スイッチング用の薄膜トランジスタ (Thin Film Transistor: 以下適宜、TFTと称す) とを、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

【0002】

【背景技術】 従来、TFT駆動によるアクティブマトリクス駆動方式の電気光学装置においては、TFTのゲート電極に走査線を介して走査信号が供給されると、TFTはオン状態とされ、半導体層のソース領域にデータ線を介して供給される画像信号が当該TFTのソースドレイン間を介して画素電極に供給される。このような画像信号の供給は、各TFTを介して画素電極毎に極めて短時間しか行われないので、TFTを介して供給される画像信号の電圧を、このオン状態とされた時間よりも遙かに長時間に亘って保持するために、各画素電極には (液晶容量等と並列に) 蓄積容量が付加されるのが一般的である。

【0003】 係る蓄積容量は一般に、画素電極に接続されたTFTのドレイン領域を構成する導電性のポリシリコン膜等から延設され画素電極電位とされる第1容量電極と、この第1容量電極に誘電体膜を介して対向配置された第2容量電極を含み固定電位とされる容量線とを備えて構成されている。そして、このような容量線は、走査線と同一導電膜 (例えば、導電性のポリシリコン膜) から構成され、走査線に平行して横並びに配線されるのが一般的である。

【特許請求の範囲】

【請求項 1】 基板上に、相交差する走査線及びデータ線と、該走査線及びデータ線に接続された薄膜トランジスタと、該薄膜トランジスタに中間導電層を中継して接続された画素電極と、平面的に見て前記データ線に重なる領域に配置された蓄積容量と、各画素の開口領域を少なくとも部分的に規定する導電性の遮光膜とを備えており、

前記蓄積容量は、前記走査線と同一膜からなると共に前記画素電極に接続されて画素電極電位とされる第1容量電極と、該第1容量電極に誘電体膜を介して対向配置され且つ前記中間導電層と同一膜からなると共に前記遮光膜に接続されて固定電位とされる第2容量電極とを備えたことを特徴とする電気光学装置。

【請求項 2】 前記第1容量電極と前記データ線との間に、前記第2容量電極が配置されていることを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】 前記遮光膜は、前記基板上で前記薄膜トランジスタの下層側に配置され且つ前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う導電性の下層遮光膜からなり、

該下層遮光膜と前記第2容量電極とは、平面的に見て前記第1容量電極の形成されていない領域に開孔されたコンタクトホールを介して接続されていることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 4】 前記薄膜トランジスタの上層側に前記各画素の開口領域を少なくとも部分的に規定する上層遮光膜を更に備えたことを特徴とする請求項 3 に記載の電気光学装置。

【請求項 5】 前記上層遮光膜は、前記基板上で前記データ線よりも上層側に積層され且つ平面的に見て格子状に形成されていることを特徴とする請求項 4 に記載の電気光学装置。

【請求項 6】 前記遮光膜は、前記基板上で前記薄膜トランジスタの上層側に配置された導電性の上層遮光膜からなることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 7】 前記上層遮光膜は、前記基板上で前記データ線よりも下層側に積層され且つ平面的に見て前記走査線に沿った本線部と該本線部から前記データ線に沿って突出した突出部とを含むストライプ状に形成されており、

前記データ線と前記薄膜トランジスタとは、平面的に見て前記ストライプ状の上層遮光膜が形成されていない領域に開孔されたコンタクトホールを介して接続されていることを特徴とする請求項 6 に記載の電気光学装置。

【請求項 8】 前記上層遮光膜は、前記基板上で前記データ線よりも上層側に積層され且つ平面的に見て格子状に形成されており、

前記上層遮光膜と前記第2容量電極とは、平面的に見て

10

20

30

40

50

(3)

3

【0004】他方、この種の電気光学装置では、相隣接する画素電極の間隙を表示光が素通りしてしまうと（所謂光抜けにより）コントラスト比が低下し、画質が低下する。このため、一般に透明なポリシリコン膜等からなる走査線及び容量線に沿った画素電極の間隙を覆うよう対向基板にストライプ状の遮光膜を設けたり、データ線に沿った画素電極の間隙を覆うように、当該データ線をA1（アルミニウム）膜等の反射膜から幅広に形成したりする。このように、対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域（即ち、各画素において表示に有効に寄与する光が通過する領域）を規定している。

【0005】

【発明が解決しようとする課題】この種の電気光学装置においては、表示画像の高品位化という一般的な要請が強く、このためには、画素ピッチを微細化しつつ、画素開口率化を高める（即ち、各画素において、表示光が透過しない各画素における非開口領域に対して、表示光が透過する開口領域を広げる）ことが重要となる。

【0006】しかしながら、画像表示領域内において走査線と容量線とが横並びに配線された前述の背景技術によれば、このように微細ピッチな画素の高開口率化に伴い走査線や容量線を配線可能な各画素の非開口領域は狭くなる。このため、画素ピッチの微細化が進む程、十分な大きさの蓄積容量を作り込むことや、走査線や容量線に十分な導電性を与えることが困難になるという問題点がある。そして、十分な蓄積容量が得られなかったり、走査線や容量線に十分な導電性が得られなかったりすると、最終的には、表示画像中におけるクロストークやゴーストが増大して画質劣化するという問題点が生じる。即ち、微細ピッチな画素の高開口率化に伴ってこのような画質劣化が顕在化していくという画質向上のために解決困難な問題点がある。

【0007】他方、前述のように対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域を規定する技術によれば、斜めの入射光に対する遮光や特にプロジェクタ用途の如く強力な入射光に対する遮光を十分に行なうことは困難である。即ち、この技術によれば、斜めの入射光に対する遮光や、裏面反射光や当該電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光などの戻り光に対する遮光は十分でなく、更にこのような斜めの入射光や戻り光により内面反射光や多重反射光が発生するのを阻止することも困難である。従って、このような斜めの入射光、戻り光、内面反射光や多重反射光により、コントラスト比が低下するという問題点がある。加えて、このような斜めの入射光、戻り光、内面反射光や多重反射光が、画素スイッチング用のTFTのチャネル領域に侵入すると、光電効果によりTFTのトランジスタ特性の劣化（光リーク）が生じて、最終

(4)

4

的に画質劣化を引き起こすという問題点もある。

【0008】本発明は上述の問題点に鑑みなされたものであり、画素開口率を高めると同時に蓄積容量の増大を図る（或いは蓄積容量の減少を抑制する）ことができると共に表示に寄与しない斜めの入射光や戻り光に対する遮光性能を向上でき、クロストークやゴーストが低減されると共にコントラスト比が向上されており、高品位の画像表示が可能な電気光学装置を提供することを課題とする。

【0009】

【課題を解決するための手段】本発明の電気光学装置は上記課題を解決するために、基板上に、相交差する走査線及びデータ線と、該走査線及びデータ線に接続された薄膜トランジスタと、該薄膜トランジスタに中間導電層を中継して接続された画素電極と、平面的に見て前記データ線に重なる領域に配置された蓄積容量と、各画素の開口領域を少なくとも部分的に規定する導電性の遮光膜とを備える。そして、前記蓄積容量は、前記走査線と同一膜からなると共に前記画素電極に接続されて画素電極電位とされる第1容量電極と、該第1容量電極に誘電体膜を介して対向配置され且つ前記中間導電層と同一膜からなると共に前記遮光膜に接続されて固定電位とされる第2容量電極とを備える。

【0010】本発明の電気光学装置によれば、平面的に見てデータ線に重なる領域を利用して蓄積容量を構築することができる。この際、前述した背景技術の如く容量線或いは容量電極を走査線に横並びに配線する必要が無いので、当該横並びの走査線及び容量線或いは容量電極の存在により、各画素の非開口領域を広げないで済む。即ち、基板上で第1容量電極及び第2容量電極をデータ線に立体的に重ねて形成することにより各画素の開口領域を広げつつ相対的に蓄積容量を増大させることが可能となる。

【0011】しかも、画素電極電位とされる第1容量電極は、走査線と同一膜からなり、固定電位とされる第2容量電極は、薄膜トランジスタを画素電極に中継接続する中間導電層と同一膜からなるので、このような蓄積容量をデータ線に重なる領域に構築するために専用の導電膜を追加形成する必要はなく、装置構成及び製造工程を簡略化する上でも大変有利である。特に、データ線に重なる領域（走査線に重ならない領域）における、走査線と同一膜の有効利用が図られ、走査線形成時におけるパターンニングに変更を加えるだけで第1容量電極を形成できるので実用上便利である。更に、このような中間導電層は、画素電極と薄膜トランジスタとの層間距離が長いため一つのコンタクトホールで両者を接続する技術的困難性を回避し、比較的小径の二つの直列なコンタクトホールで両者を接続することを可能ならしめ、両者を接続するために必要な平面領域を低減でき且つ装置信頼性を高めることができる。そして、このような中間導電層

(4)

5

形成時におけるパターンニングに変更を加えるだけで第2容量電極を形成できるので実用上便利である。

【0012】これらに加えて、第2容量電極は、各画素の開口領域を少なくとも部分的に規定する導電性の遮光膜に接続されて固定電位とされる、即ち、当該遮光膜を固定電位に落とすための容量線としても用いるので、走査線と横並びに、固定電位とされる容量線を配線する必要がなくなり、画素開口率を向上することができる。更に、特にプロジェクタ用途のように強力な入射光を扱う場合でも、第2容量電極を固定電位にする遮光膜により、前述の如き斜めの入射光、戻り光、内面反射光、多重反射光等の表示に悪影響を及ぼす光に対する遮光性能を向上できる。

【0013】以上の結果、本発明の電気光学装置により、画素開口率を高めると同時に蓄積容量を増大できると共に遮光性能を向上でき、最終的には、クロストークやゴーストが低減され且つコントラスト比が向上された高品位の画像表示が可能となる。

【0014】本発明の電気光学装置の一態様では、前記第1容量電極と前記データ線との間に、前記第2容量電極が配置されている。

【0015】この態様によれば、画素電極電位とされる第1容量電極と画像信号が供給されるデータ線との間で、固定電位とされる第2容量電極が電磁シールドとして機能する。このため、データ線と第1容量電極との間の容量カッピングにより、データ線における電位変動が第1容量電極（更には画素電極）に悪影響を及ぼしたり、或いは第1容量電極における電位変動がデータ線に悪影響を及ぼすことを未然防止できる。逆に、このような容量カッピングによる悪影響を低減するために両者間の層間絶縁膜を厚くしないで済む。

【0016】本発明の電気光学装置の他の態様では、前記遮光膜は、前記基板上で前記薄膜トランジスタの下層側に配置され且つ前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う導電性の下層遮光膜からなり、該下層遮光膜と前記第2容量電極とは、平面的に見て前記第1容量電極の形成されていない領域に開孔されたコンタクトホールを介して接続されている。

【0017】この態様によれば、下層遮光膜が薄膜トランジスタの少なくともチャネル領域を基板側から見て覆うので、薄膜トランジスタの下層側からの戻り光（即ち、裏面反射光や当該電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光など）に対してチャネル領域を遮光でき、戻り光による薄膜トランジスタの特性劣化を低減できる。そして、第2容量電極は、平面的に見て第1容量電極の形成されていない領域に開孔されたコンタクトホールを介して、このような導電性の下層遮光膜に接続されて、固定電位とされる。従って、下層遮光膜を容量線としても利用して、蓄積容量をデータ線に重なる領域に構築できる。

6

重なる領域に構築できる。

【0018】この上層遮光膜を備えた態様では、前記薄膜トランジスタの上層側に前記各画素の開口領域を少なくとも部分的に規定する上層遮光膜を更に備えてもよい。

【0019】このように構成すれば、薄膜トランジスタの上層側に備えられた上層遮光膜により、薄膜トランジスタの上層側からの斜めの入射光に対する遮光を、例えば対向基板に設けられた遮光膜と比べて薄膜トランジスタの直近で行うことが可能となり、特にプロジェクタ用途のように強力な入射光の場合にも、斜めの入射光による光抜けを効果的に防止でき、更に斜めの入射光や更にこれや戻り光に基づく内面反射光や多重反射光をも有効に遮光可能となる。尚、この場合には、上層遮光膜が導電性である必要はない。

【0020】この場合には更に、前記上層遮光膜は、前記基板上で前記データ線よりも上層側に積層され且つ平面的に見て格子状に形成されてもよい。

【0021】このように構成すれば、データ線と薄膜トランジスタとの間に上層遮光膜が存在しないため、平面的に見てデータ線と薄膜トランジスタとを接続するためのコンタクトホールを上層遮光膜に重なる位置に開孔できる。即ち、係るコンタクトホールを開孔する隙間を確保するために、上層遮光膜に括れや開口を設けたり、上層遮光膜をストライプ状に分断形成する必要が無くなり、上層遮光膜をデータ線及び走査線を完全に覆う格子状に形成できる。これにより、各画素の開口領域を上層遮光膜のみにより規定する事が可能となり、遮光性能を一層高められる。

【0022】本発明の電気光学装置の他の態様では、前記遮光膜は、前記基板上で前記薄膜トランジスタの上層側に配置された導電性の上層遮光膜からなる。

【0023】この態様によれば、薄膜トランジスタの上層側に備えられた上層遮光膜により、薄膜トランジスタの上層側からの斜めの入射光に対する遮光を行うことが可能となり、特にプロジェクタ用途のように強力な入射光の場合にも、斜めの入射光による光抜けを効果的に防止でき、更に斜めの入射光や更にこれや戻り光に基づく内面反射光や多重反射光をも有効に遮光可能となる。そして、第2容量電極は、このような導電性の上層遮光膜に接続されて、固定電位とされる。従って、上層遮光膜を容量線としても利用して、蓄積容量をデータ線に重なる領域に構築できる。

【0024】この上層遮光膜を備えた態様では、前記上層遮光膜は、前記基板上で前記データ線よりも下層側に積層され且つ平面的に見て前記走査線に沿った本線部と該本線部から前記データ線に沿って突出した突出部とを含むストライプ状に形成されており、前記データ線と前記薄膜トランジスタとは、平面的に見て前記ストライプ状の上層遮光膜が形成されていない領域に開孔されたコ

50

(5)

7

ンタクトホールを介して接続されてもよい。

【0025】このように構成すれば、走査線に沿った本線部と該本線部からデータ線に沿って突出した突出部とを含むストライプ状に形成された上層遮光膜により、走査線の全部とデータ線の大部分における画素の開口領域を規定できる。そして、上層遮光膜がデータ線と薄膜トランジスタとの間に積層されているものの、ストライプ状の上層遮光膜が形成されていない領域（即ち、突出部の先にある領域）に、データ線と薄膜トランジスタとを接続するコンタクトホールを何ら問題なく開孔できる。

【0026】或いは、この上層遮光膜を備えた態様では、前記上層遮光膜は、前記基板上で前記データ線よりも上層側に積層され且つ平面的に見て格子状に形成されており、前記上層遮光膜と前記第2容量電極とは、平面的に見て前記データ線が形成されていない領域に開孔されたコンタクトホールを介して接続されてもよい。

【0027】このように構成すれば、データ線と薄膜トランジスタとの間に上層遮光膜が存在しないため、データ線と薄膜トランジスタとを接続するためのコンタクトホールを開孔する隙間を確保するために、上層遮光膜に括れや開口を設けたり、上層遮光膜をストライプ状に分断形成する必要が無くなり、上層遮光膜をデータ線及び走査線を完全に覆う格子状に形成できる。これにより、各画素の開口領域を上層遮光膜のみにより規定することが可能となり、遮光性能を一層高められる。そして、データ線が上層遮光膜と第2容量電極との間に積層されているものの、データ線が形成されていない領域に（平面的に見てデータ線の形成領域から第2容量電極を若干突出して形成することにより）上層遮光膜と第2容量電極とを接続するコンタクトホールを何ら問題なく開孔できる。

【0028】この上層遮光膜を備えた態様では、前記薄膜トランジスタの下層側に前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う下層遮光膜を更に備えてもよい。

【0029】このように構成すれば、下層遮光膜が薄膜トランジスタの少なくともチャネル領域を基板側から見て覆うので、薄膜トランジスタの下層側からの戻り光に對してチャネル領域を遮光でき、戻り光による薄膜トランジスタの特性劣化を低減できる。尚、この場合には、下層遮光膜が導電性である必要はない。

【0030】上述した上層遮光膜及び下層遮光膜の両者を備えた態様では、前記下層遮光膜、前記走査線、前記データ線及び前記薄膜トランジスタは、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないのが好ましい。

【0031】このように構成すれば、基板上に入射した入射光が上層遮光膜の形成領域からはみ出した走査線、データ線、薄膜トランジスタ又は下層遮光膜の上面で反

8

射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。尚、戻り光が下層遮光膜の形成領域からはみ出した上層遮光膜の下面で反射することで、当該電気光学装置の内部における内面反射光や多重反射光は若干発生するが、戻り光は入射光に比べて遙かに光強度が低いために、戻り光による内面反射や多重反射光の悪影響は入射光のそれ比べて軽微である。従って、このように下層遮光膜が上層遮光膜からはみ出さない（即ち、上層遮光膜が下層遮光膜よりも一回り大きい）方が好ましい。

【0032】本発明の電気光学装置の他の態様では、前記蓄積容量は、平面的に見て前記データ線に重なる領域に加えて、前記走査線に沿った領域にも部分的に配置されている。

【0033】この態様によれば、基板上で第1容量電極及び第2容量電極を、データ線に立体的に重ねて形成するのみならずデータ線に沿った領域にも形成することにより、各画素の開口領域を広げつつ相対的に蓄積容量を増大させることが可能となる。

【0034】本発明の電気光学装置の他の態様では、前記遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で固定電位に落とされている。

【0035】この態様によれば、画像表示領域内において第2容量電極と接続された遮光膜は、画像表示領域外に延設されて固定電位に落とされているので、容量線として良好に機能する。この際特に、画像表示領域外の周辺領域にある周辺回路や駆動回路用の定電位線或いは定電位源を利用して、遮光膜を比較的簡単且つ確実に固定電位にできる。

【0036】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0037】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の各実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0038】（第1実施形態）本発明の第1実施形態における電気光学装置の構成について、図1から図5を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2のA-A'断面図であり、図4は、図2のB-B'断面図である。また図5は、遮光膜を抽出して示すTFTアレイ基板の画素の平面図である。尚、図3及び図4においては夫々、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0039】図1において、本実施形態における電気光

(6)

9

学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極 9 a と当該画素電極 9 a を制御するための TFT 3 0 が形成されており、画像信号が供給されるデータ線 6 a が当該 TFT 3 0 のソースに電気的に接続されている。データ線 6 a に書き込む画像信号 S 1 、 S 2 、 … 、 S n は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしても良い。また、 TFT 3 0 のゲートに走査線 3 a が電気的に接続されており、所定のタイミングで、走査線 3 a にパルス的に走査信号 G 1 、 G 2 、 … 、 G m を、この順に線順次で印加するように構成されている。画素電極 9 a は、 TFT 3 0 のドレインに電気的に接続されており、スイッチング素子である TFT 3 0 を一定期間だけそのスイッチを閉じることにより、データ線 6 a から供給される画像信号 S 1 、 S 2 、 … 、 S n を所定のタイミングで書き込む。画素電極 9 a を介して電気光学物質の一例として液晶に書き込まれた所定レベルの画像信号 S 1 、 S 2 、 … 、 S n は、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光の通過光量が低減され、ノーマリーブラックモードであれば、印加された電圧に応じて入射光の通過光量が増大され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が射出する。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 7 0 を付加する。蓄積容量 7 0 は、 TFT 3 0 のドレインと定電位を供給する容量線 3 0 0 との間に形成されている。

【0040】図 2 において、電気光学装置の TFT アレイ基板上には、マトリクス状に複数の透明な画素電極 9 a が設けられており、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a 及び走査線 3 a が設けられている。

【0041】また、半導体層 1 a のうち図中右下がりの斜線領域で示したチャネル領域 1 a' に対向するように走査線 3 a が配置されており、走査線 3 a はゲート電極として機能する。このように、走査線 3 a とデータ線 6 a との交差する個所には夫々、チャネル領域 1 a' に走査線 3 a がゲート電極として対向配置された画素スイッチング用 TFT 3 0 が設けられている。

【0042】本実施形態では、上層遮光膜の一例たる内蔵遮光膜 4 1 と下層遮光膜の一例たる第 1 遮光膜 1 1 a とが夫々、図中太線で示したように、走査線 3 a 及びデータ線 6 a に沿って格子状に形成されており、各画素の開口領域を規定している。尚、各画素電極 9 a の縁は、図示されていないが、第 1 遮光膜 1 1 a 及び内蔵遮光膜 4 1 の縁に僅かに重なるように平面配置されている。

10

【0043】図 2 から図 4 に示すように、第 1 遮光膜 1 1 a は、 TFT 3 0 を TFT アレイ基板 1 0 側（図 3 及び図 4 中、下側）から覆う部分を含み、更に平面的に見て走査線 3 a 及びデータ線 6 a に沿って格子状に形成されている。第 1 遮光膜 1 1 a は、 TFT アレイ基板 1 0 の裏面や投射光学系からの戻り光を遮光し、この光に基づく光励起により TFT 3 0 のオフ時のリーク電流が原因で TFT 3 0 の特性が変化するのを有効に防止する。このような第 1 遮光層 1 1 a は、例えば、 CVD 又はスペッタリングにより形成した Ti (チタン) 、 Cr (クロム) 、 W (タングステン) 、 Ta (タンタル) 、 Mo (モリブデン) 、 Pb (鉛) 等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。またその膜厚は、例えば 50 ~ 300 nm 程度である。特に、複板式のカラー表示用のプロジェクタ等で複数の電気光学装置をプリズム等を介して組み合わせて一つの光学系を構成する場合には、他の電気光学装置からプリズム等を突き抜けて来る投射光部分からなる戻り光は強力であるので、このように TFT 3 0 の下側に第 1 遮光膜 1 1 a を設けることは大変有効である。他方、内蔵遮光膜 4 1 も、第 1 遮光膜 1 1 a と同様に、膜厚 50 ~ 300 nm 程度の高融点金属を含む、金属単体、合金、金属シリサイド等からなる。或いは、データ線 6 a と同様に、膜厚 50 ~ 500 nm 程度の Al 膜からなる。

【0044】図 3 に示すように、 TFT アレイ基板 1 0 上で、データ線 6 a は、コンタクトホール ACNT を介して例えばポリシリコン膜からなる半導体層 1 a のうち高濃度ソース領域 1 d に電気的に接続されている。

【0045】他方、図 4 に示すように、画素電極 9 a は、中間導電層の一例たるバリア層 3 4 を中継することにより、コンタクトホール ICNT 及び BCNT を介して半導体層 1 a のうち高濃度ドレイン領域 1 e に電気的に接続されている。バリア層 3 4 は、図 2 に示すように、画素電極 9 a の角部に走査線 3 a に沿って島状に形成されている。このようにバリア層 3 4 を用いることにより、画素電極 9 a と TFT 3 0 を構成する半導体層 1 a との間の層間距離が例えば 1000 nm 程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つの直列なコンタクトホール ICNT 及び BCNT で両者間を良好に接続でき、画素開口率を高めることが可能となる。特にこのようなバリア層 3 4 を用いれば、コンタクトホール開孔時におけるエッティングの突き抜け防止にも役立つ。このようなバリア層 3 4 は、例えば CVD により形成した導電性のポリシリコン膜からなる。或いは、 CVD 又はスペッタリングにより形成した Ti 、 Cr 、 W 、 Ta 、 Mo 、 Pb 等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。このような高融点金属から構成することにより、バリア層 3

(7)

11

4を各画素の開口領域の一部を規定する遮光膜として機能させることも可能となる。但し、このようなバリア層34は、高融点金属以外のA1（アルミニウム）等の金属膜から構成されてもよいし、更に、これらの膜（例えば、ポリシリコン膜と金属膜と）を複数含む多層膜から構成されてもよい。いずれの場合にも、バリア層34の膜厚は、例えば50～450nm程度とされる。

【0046】図2から図4に示すように、走査線3aと同一膜（例えば、導電性のポリシリコン膜）からなる第1容量電極13-1と、バリア層34と同一膜からなる第2容量電極33-1とが誘電体膜42を介して対向配置されることにより、平面的に見てデータ線6aに重なる領域に、蓄積容量70（図1参照）の一例たる蓄積容量70-1が構築されている。すなわち、第1容量電極13-1は平面的に見て、走査線3aとデータ線6aとの交差部位に隣接した部位からデータ線6aに沿って延び、その一部がバリア層34の領域に延びる突出部を有する島状の電極で形成されている。そして、第2容量電極33-1は第1容量電極13-1に重なるように、走査線3aとデータ線6aとの交差部位に隣接した部位から第1容量電極13-1を越えて半導体層1aに隣接する部位までデータ線6aに沿って延び、その一部がバリア層34の領域に延びる突出部を有する島状の電極で形成されている。

【0047】第1容量電極13-1は、誘電体膜42が除去されたコンタクトホールBCNTの隣接領域でバリア層34と面接触しており、バリア層34を中継して画素電極9aと接続されて（同時にコンタクトホールBCNTで高濃度ドレイン領域1eと接続されて）、画素電極電位とされる。

【0048】第2容量電極33-1は、コンタクトホールSCNTを介して導電性の第1遮光膜11aに接続されている。格子状の第1遮光膜11aは、画素電極9aが配置された画像表示領域からその周囲に延設され、定電位源と電気的に接続されて、固定電位とされる。即ち、第2容量電極33-1は、第1遮光膜11aに接続されて固定電位とされる。このように本実施形態では、第1遮光膜11aが、図1に示した容量線300として機能する。そして、画像表示領域から周辺領域に延設される第1遮光膜11aが接続される定電位源としては、TFT30を駆動するための走査信号を走査線3aに供給するための走査線駆動回路（後述する）や画像信号をデータ線6aに供給するサンプリング回路を制御するデータ線駆動回路（後述する）に供給される正電源や負電源の定電位源でも良いし、対向基板20側に供給される定電位でも構わない。

【0049】蓄積容量70-1の誘電体膜42は、例えば膜厚5～200nm程度の比較的薄いBHTO膜やHTO膜から構成される。蓄積容量70-1を増大させる観点からは、膜厚の信頼性が十分に得られる限りにおいて、誘電体膜42は薄い程良い。

12

【0050】図3に示すように、電気光学装置は、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイ基板10には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO（Indium Tin Oxide）膜などの透明導電性薄膜からなる。また配向膜16は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0051】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性薄膜からなる。また配向膜22は、ポリイミド薄膜などの有機薄膜からなる。

【0052】TFTアレイ基板10には、各画素電極9aに隣接する位置に、各画素電極9aをスイッチング制御する画素スイッチング用TFT30が設けられている。

【0053】対向基板20には、更に図3及び図4に示すように、格子状或いはストライプ状の第2遮光膜23を設けるようにしてもよい。このような構成を探ることで、対向基板20側からの入射光に対する遮光をより確実に行える。しかも、第2遮光膜23は、入射光が照射される面を高反射な膜で形成することにより、電気光学装置の温度上昇を防ぐ働きをする。

【0054】このように構成され、画素電極9aと対向電極21とが対面するように配置されたTFTアレイ基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレイ基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスピース等のギャップ材が混入されている。

【0055】更に、画素スイッチング用TFT30の下には、下地絶縁膜12が設けられている。下地絶縁膜12は、第1遮光膜11aからTFT30を絶縁すると共に、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。

【0056】図3において、画素スイッチング用TFT30は、LDD（Lightly Doped Drain）構造を有して

(8)

13

おり、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁薄膜2、データ線6a、半導体層1aの低濃度ソース領域1b及び低濃度ドレイン領域1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、図4に示すように複数の画素電極9aのうちの対応する一つが、コンタクトホールICNT及びBCNTを介してバリア層34により中継接続されている。

【0057】図3及び図4に示すように、走査線3aの上には、高濃度ソース領域1dへ通じるコンタクトホールACNT及び高濃度ドレイン領域1eへ通じるコンタクトホールICNTが各々形成された第1層間絶縁膜4が形成されている。データ線6a上には、バリア層34へ通じるコンタクトホールICNTが形成された第2層間絶縁膜7が形成されている。第2層間絶縁膜7上には、内蔵遮光膜41が形成されており、この上には更に、バリア層34へのコンタクトホールICNTが形成された第3層間絶縁膜8が形成されている。前述の画素電極9aは、このように構成された第3層間絶縁膜8の上面に設けられている。

【0058】以上説明したように本実施形態によれば、TFTアレイ基板10上で第1容量電極13-1及び第2容量電極33-1をデータ線6aに立体的に重ねて形成することにより、前述した背景技術の如く容量線或いは容量電極を走査線に横並びに配線する必要が無いので各画素の非開口領域を広げないで済み、大きな蓄積容量が得られる。しかも、第1容量電極13-1は、走査線3aと同一膜からなり、第2容量電極33-1は、バリア層34と同一膜からなるので、このような蓄積容量70-1をデータ線6aに重なる領域に構築するために専用の導電膜を追加形成する必要はなく、装置構成及び製造工程を簡略化する上でも大変有利である。特に、走査線3aの形成時におけるパターンニングに変更を加えるだけで第1容量電極13-1を形成でき、バリア層34の形成時におけるパターンニングに変更を加えるだけで第2容量電極33-1を形成できる。これらに加えて、各画素の開口領域を規定する第1遮光膜11aを、第2容量電極33-1を固定電位に落とすための容量線300(図1参照)としても用いるので、走査線3aと横並びに容量線を配線する必要もない。更に、データ線6a、走査線3a、TFT30等を上下から覆う格子状の内蔵遮光膜41及び第1遮光膜11aにより、プロジェクタ用途のように強力な入射光を扱う場合でも、斜めの入射光、戻り光、内面反射光、多重反射光等の表示に悪影響を及ぼす光に対して十分な遮光を行える。

【0059】以上説明した実施形態では、多数の導電層を積層することにより、データ線6aや走査線3aに沿った領域に段差が生じるが、TFTアレイ基板10、下

14

地絶縁膜12、第1層間絶縁膜4、第2層間絶縁膜7に溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより平坦化処理を行ってもよいし、第3層間絶縁膜8や第2層間絶縁膜7の上面の段差をCMP(Chemical Mechanical Polishing)処理等で研磨することにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0060】更に以上説明した実施形態では、画素スイッチング用TFT30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、走査線3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。また本実施形態では、画素スイッチング用TFT30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。

【0061】尚、第1実施形態及び以下に説明する各実施形態の電気光学装置において導電膜間を絶縁する各層間絶縁膜は、例えば、常圧、減圧CVD法、プラズマCVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス等を用いて、NSG(ノンドープト・シリケート・ガラス)、PSG(リン・シリケート・ガラス)などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等から構成すればよい。また、各層間絶縁膜の膜厚は、100~1000nm程度である。

【0062】本実施形態では特に、画素電極電位とされる第1容量電極13-1とデータ線6aとの間に、固定電位とされる第2容量電極33-1が配置されているので、データ線6aと第1容量電極13-1との間の容量カップリングにより、両者の電位変動が相互に悪影響を及ぼすことを未然防止できる。逆に、このような容量カップリングによる悪影響を低減するために両者間の第1層間絶縁膜4を厚くしないで済む。

【0063】また本実施形態では、前述のように容量線300としての機能を有する第1遮光膜11a及び内蔵遮光膜41は、共に格子状に形成されているが、第1遮光膜11aは容量線300としての機能を果たす限りにおいてストライプ状に形成されていてもよい。更に、両方の遮光膜が重なることで格子状の非開口領域となるように構成されてもよい。加えて本実施形態では、第1遮光膜11a及び内蔵遮光膜41を抽出して示す図5のように、第1遮光膜11a及び内蔵遮光膜41が共に格子

(9)

15

状に形成されており且つ第1遮光膜11aが平面的に見て内蔵遮光膜41の形成領域からはみ出さないように（即ち、一回り小さく）構成するのが好ましい。この際に更に、両者間にある不図示の走査線、データ線及びTFT等は、平面的に見て第1遮光膜11aの形成領域からはみ出さないように構成されるのが好ましい。このように構成すれば、対向基板20側からの入射光が内蔵遮光膜41の形成領域からはみ出した第1遮光膜11a（更に、走査線、データ線等）で反射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。尚、このように内蔵遮光膜41を第1遮光膜11aよりも一回り大きく形成すると、TFTアレイ基板10側からの戻り光が第1遮光膜11aの形成領域からはみ出した内蔵遮光膜41部分で反射することで、当該電気光学装置の内部における内面反射光や多重反射光は若干発生する。しかしながら、戻り光は入射光に比べて遙かに光強度が低いために、戻り光による内面反射や多重反射光の悪影響は入射光のそれに比べて軽微である。従って本実施形態の構成は有利である。

【0064】尚、本実施形態では、第1遮光膜11aを容量線300として利用し、内蔵遮光膜41を容量線300として利用しないので、内蔵遮光膜41は導電性である必要はない。

【0065】（第2実施形態）次に、図6を参照して本発明の電気光学装置の第2実施形態について説明する。ここに、図6は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の画素の平面図である。また、図6において、図2から図5（第1実施形態）と同様の構成要素には、同様の参照符号を付し、その説明は省略する。

【0066】図6に示すように、第2実施形態では、第1実施形態と比べて、平面的に見て図1に示した蓄積容量70の他の一例たる蓄積容量70-2が、データ線6aに重なる領域のみならず走査線3aに沿った領域にも形成されている点が異なる。より具体的には、第2実施形態では、第1容量電極13-2は、データ線6aに重なる部分に加えて走査線3aに沿って伸びる部分からなり

（即ち、図6中で略T字状に形成されており）、第2容量電極33-2は、データ線6aに重なる部分に加えて走査線3aに沿って伸びる部分からなる（即ち、図6中で略L字状に形成されている）。そして、内蔵遮光膜41'は、このような蓄積容量70-2を隠すように、走査線3aに沿って伸びる部分が幅広に形成され且つコンタクトホールICNTを形成可能のようにコンタクトホールICNTに対応する個所が括れて形成されている。更に、この内蔵遮光膜41'の括れ部分における遮光性能の低下を補うべく、コンタクトホールICNTの周囲には、走査線3a或いは第1用容量電極13-2と同一膜からなる島状の導電層3bが形成されている。また、バリ

50

16

ア層34は走査線3aに沿って配置されている。その他の構成については、第1実施形態の場合と同様である。

【0067】従って、第2実施形態によれば、TFTアレイ基板10上で第1容量電極13-2及び第2容量電極33-2をデータ線6aに立体的に重ねて形成することに加えて、走査線3aに沿った領域にも形成することにより、より大きな蓄積容量が得られる。

【0068】（第3実施形態）次に、図7から図9を参照して本発明の電気光学装置の第3実施形態について説明する。ここに、図7は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の画素の平面図であり、図8は、図7のA-A'断面図であり、図9は、図7のB-B'断面図である。尚、図8及び図9においては夫々、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、図7から図9において、図2から図5（第1実施形態）と同様の構成要素には、同様の参照符号を付し、その説明は省略する。

【0069】図7から図9に示すように、第3実施形態では、第1実施形態と比べて、TFT30の下側にある第1遮光膜11aに代えて、TFT30の上側にある導電性の内蔵遮光膜43を容量線300（図1参照）として用いている。更に、内蔵遮光膜43は、第1実施形態における内蔵遮光膜41のようにデータ線6aの上側ではなく、データ線6aの下側に積層されており、コンタクトホールACNTを開孔するためにコンタクトホールACNTに対応する個所で分断されている。即ち、内蔵遮光膜43は、格子状ではなく、走査線3aに沿って伸びる本線部とこの本線部からデータ線6aに沿って（図7中上側に）突出した突出部とを含むストライプ状に形成されている。更に、第2容量電極33-3と容量線300としての内蔵遮光膜43との間には、第1容量電極13-3が介在しないため、平面的に見て第2容量電極33-3と内蔵遮光膜43（容量線300）とを接続するコンタクトホールBMCNTを開孔する個所にも、蓄積容量70-3が形成されている。即ち、第2容量電極33-1と第1遮光膜11a（容量線300）とを接続するコンタクトホールSCNTを開孔する個所に蓄積容量を形成できない第1実施形態の場合と比べて、蓄積容量の面積が増大している。その他の構成については、第1実施形態の場合と同様である。

【0070】このように第3実施形態によれば、TFTアレイ基板10上で第1容量電極13-3及び第2容量電極33-3をデータ線6aに立体的に重ねて形成することにより、大きな蓄積容量が得られる。

【0071】また第3実施形態において、データ線6aの下側に代えてデータ線6aの上側に、容量線300としての内蔵遮光膜43を配置することも可能である。この場合には、コンタクトホールACNTを避けて内蔵遮光膜43を分断させる必要はなく格子状の内蔵遮光膜に

(10)

17

より遮光性能を向上できる。他方、コンタクトホールB C N Tについては、データ線6 aの形成領域から外して開孔すればよい。

【0072】尚、本実施形態では、内蔵遮光膜4 3を容量線3 0 0として利用し、第1遮光膜1 1 aを容量線3 0 0として利用しないので、第1遮光膜1 1 aは導電性である必要はない。

【0073】(第4実施形態) 次に、図10を参照して本発明の電気光学装置の第4実施形態について説明する。ここに、図10は、データ線、走査線、画素電極等が形成されたT F Tアレイ基板の画素の平面図である。また、図10において、図2から図5(第1実施形態)或いは図7から図9(第3実施形態)と同様の構成要素には、同様の参照符号を付し、その説明は省略する。

【0074】図10に示すように、第4実施形態では、第3実施形態と比べて、平面的に見て図1に示した蓄積容量7 0の他の一例たる蓄積容量7 0-4が、データ線6 aに重なる領域のみならず走査線3 aに沿った領域にも形成されている点が異なる。より具体的には、第4実施形態では、第1容量電極1 3-4は、データ線6 aに重なる部分に加えて走査線3 aに沿って伸びる部分からなり(即ち、図10中で略T字状に形成されており)、第2容量電極3 3-4は、データ線6 aに重なる部分に加えて走査線3 aに沿って伸びる部分からなる(即ち、図10中で略L字状に形成されている)。そして、内蔵遮光膜4 3'は、このような蓄積容量7 0-4を隠すように、走査線3 aに沿って伸びる部分が幅広に形成され且つコンタクトホールI C N Tを形成可能なようにコンタクトホールI C N Tに対応する個所が括れで形成されている。更に、この内蔵遮光膜4 3'の括れ部分における遮光性能の低下を補うべく、コンタクトホールI C N Tの周囲には、走査線3 a或いは第1用容量電極1 3-4と同一膜からなる島状の導電層3 bが形成されている。その他の構成については、第3実施形態の場合と同様である。

【0075】従って、第4実施形態によれば、T F Tアレイ基板1 0上で第1容量電極1 3-4及び第2容量電極3 3-4をデータ線6 aに立体的に重ねて形成することに加えて、走査線3 aに沿った領域にも形成することにより、より大きな蓄積容量が得られる。

【0076】ここで、以上説明した第1から第4実施形態における第1容量電極1 3(1 3-1~1 3-4)と高濃度ドレイン領域1 eとの電気的接続について、図11を参照して説明を加える。ここに、図11(a)は、図4或いは図9に示したB-B'断面のうち、この電気的接続に係る部分を拡大して示す断面図である。

【0077】図11(a)に示すように、第1容量電極1 3(1 3-1~1 3-4)は、バリア層3 4を介して高濃度ドレイン領域1 eに電気的に接続されて、画素電極電位とされる。このような接続は、“バリア層3 4の膜厚>絶縁薄膜2(ゲート絶縁膜)の膜厚”とすることで、コ

18

ンタクトホールB C N Tを形成する際に、比較的簡単に得られる。

【0078】但し、図11(b)に示すように、第1容量電極1 3を形成する前に絶縁薄膜2(ゲート絶縁膜)にコンタクトホールB C N T'を開孔することで、第1容量電極1 3と高濃度ドレイン領域1 eとを直接接続してもよい。このような接続のためには、コンタクトホールB C N T'の底にポリシリコン膜等からなる高濃度ドレイン領域1 eが露出した際ににおける、当該高濃度ドレイン領域1 eの表面酸化が障害となり得るが、このような酸化膜は、フッ酸でライトエッチングすれば比較的簡単に除去できる。但し、絶縁薄膜2(ゲート絶縁膜)に対して、フッ酸でライトエッチングすると、ピンホール等の欠陥が発生する可能性があるので、図11(a)に示したように第1容量電極1 3を、バリア層3 4を介して高濃度ドレイン領域1 eに電気的に接続した方が、装置信頼性を高める上で有利である。

【0079】或いは、図11(c)に示すように、第1容量電極1 3を形成する前に絶縁薄膜2(ゲート絶縁膜)にコンタクトホールB C N T'を開孔することで、第1容量電極1 3と高濃度ドレイン領域1 eとを直接接続すると共に、バリア層3 4を中継することなく第1容量電極1 3を画素電極9 aに直接接続してもよい。即ち、図11(a)及び図11(b)に示した例では、第1容量電極1 3は、バリア層3 4に接続され且つ図中右方に延設されたバリア層3 4がコンタクトホールI C N Tにより画素電極9 aに接続されるが(図4及び図9参照)、図11(c)に示した例では、第1容量電極1 3そのものが図中右方に延設され、当該延設された第1容量電極1 3上に形成されたコンタクトホールI C N Tにより、第1容量電極1 3が画素電極9 aに接続される。この場合、バリア層3 4は、例えば図6に示した略L字状の第2容量電極3 3-2のコーナー領域から延設して設ければよく、図11(c)中の誘電体膜4 2を、第1容量電極1 3とバリア層3 4との間に介在する誘電体膜として利用することで、この領域にも蓄積容量を形成できる。

【0080】(電気光学装置の全体構成) 以上のように構成された各実施形態における電気光学装置の全体構成を図12及び図13を参照して説明する。尚、図12は、T F Tアレイ基板1 0をその上に形成された各構成要素と共に対向基板2 0の側から見た平面図であり、図13は、図12のH-H'断面図である。

【0081】図12において、T F Tアレイ基板1 0の上には、シール材5 2がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜2 3と同じ或いは異なる材料から成る画像表示領域1 0 aの周辺を規定する額縁としての第3遮光膜5 3が設けられている。シール材5 2の外側の領域には、データ線6 aに画像信号を所定タイミングで供給することによりデータ線6 aを駆動するデータ線駆動回路1 0 1及び外部回路接

(11)

19

続端子 102 が TFT アレイ基板 10 の一辺に沿って設けられており、走査線 3a に走査信号を所定タイミングで供給することにより走査線 3a を駆動する走査線駆動回路 104 が、この一辺に隣接する 2 辺に沿って設けられている。走査線 3a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 104 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 101 を画像表示領域 10a の辺に沿って両側に配列してもよい。更に TFT アレイ基板 10 の残る一辺には、画像表示領域 10a の両側に設けられた走査線駆動回路 104 間をつなぐための複数の配線 105 が設けられている。また、対向基板 20 のコーナー部の少なくとも 1 箇所においては、TFT アレイ基板 10 と対向基板 20 との間で電気的に導通をとるための導通材 106 が設けられている。そして、図 13 に示すように、図 12 に示したシール材 52 とほぼ同じ輪郭を持つ対向基板 20 が当該シール材 52 により TFT アレイ基板 10 に固定されている。

【0082】尚、TFT アレイ基板 10 上には、これらのデータ線駆動回路 101、走査線駆動回路 104 等に加えて、複数のデータ線 6a に画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線 6a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0083】以上図 1 から図 13 を参照して説明した各実施形態では、データ線駆動回路 101 及び走査線駆動回路 104 を TFT アレイ基板 10 の上に設ける代わりに、例えば TAB (Tape Automated bonding) 基板上に実装された駆動用 LSI に、TFT アレイ基板 10 の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。また、対向基板 20 の投射光が入射する側及び TFT アレイ基板 10 の出射光が射出する側には各々、例えば、TN モード、VA (Vertically Aligned) モード、PDLC (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0084】以上説明した各実施形態における電気光学装置は、プロジェクタに適用されるため、3 枚の電気光学装置が RGB 用のライトバルブとして各々用いられ、各ライトバルブには各々 RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板 20 に、カラーフィルタは設けられていない。しかしながら、第 2 遮光膜 23 の形成されていない画素電極 9a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 20 上に形成してもよい。

20

このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置について、各実施形態における電気光学装置を適用できる。また、対向基板 20 上に 1 画素 1 個対応するようにマイクロレンズを形成してもよい。あるいは、TFT アレイ基板 10 上の RGB に対向する画素電極 9a 下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板 20 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0085】本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置もまた本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図 2】第 1 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 3】図 2 の A-A' 断面図である。

【図 4】図 2 の B-B' 断面図である。

【図 5】第 1 実施形態における遮光膜を抽出して示す TFT アレイ基板の画素の平面図である。

【図 6】第 2 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 7】第 3 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 8】図 7 の A-A' 断面図である。

【図 9】図 8 の B-B' 断面図である。

【図 10】第 4 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 11】第 1 容量電極と高濃度ドレイン領域との電気的接続の一例を示す断面図 (図 11 (a)) 及び他の例を示す断面図 (図 11 (b)、図 11 (c)) である。

【図 12】各実施形態の電気光学装置における TFT アレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図 13】図 12 の H-H' 断面図である。

【符号の説明】

50 1a … 半導体層

(12)

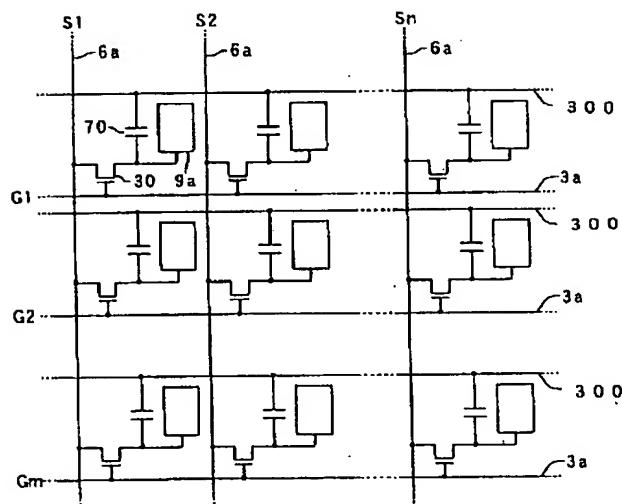
21

1 a' … チャネル領域
 1 b … 低濃度ソース領域
 1 c … 低濃度ドレイン領域
 1 d … 高濃度ソース領域
 1 e … 高濃度ドレイン領域
 2 … 絶縁薄膜 (ゲート絶縁膜)
 3 a … 走査線
 4 … 第1層間絶縁膜
 6 a … データ線
 7 … 第2層間絶縁膜
 8 … 第3層間絶縁膜
 9 a … 画素電極
 10 … TFTアレイ基板
 11 a … 第1遮光膜
 12 … 下地絶縁膜

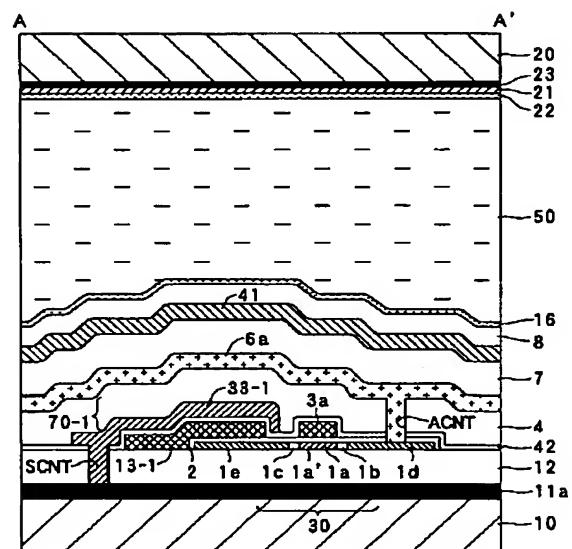
22

1 3 (13-1~13-4) … 第1容量電極
 1 6 … 配向膜
 2 0 … 対向基板
 2 1 … 対向電極
 2 2 … 配向膜
 2 3 … 第2遮光膜
 3 0 … TFT
 3 3 (33-1~33-4) … 第2容量電極
 3 4 … バリア層
 10 4 1, 4 1', 4 3, 4 3' … 内蔵遮光膜
 5 0 … 液晶層
 7 0 (70-1~70-4) … 蓄積容量
 3 0 0 … 容量線
 SCNT, BCNT, ICNT, ACNT, BMCNT
 … コンタクトホール

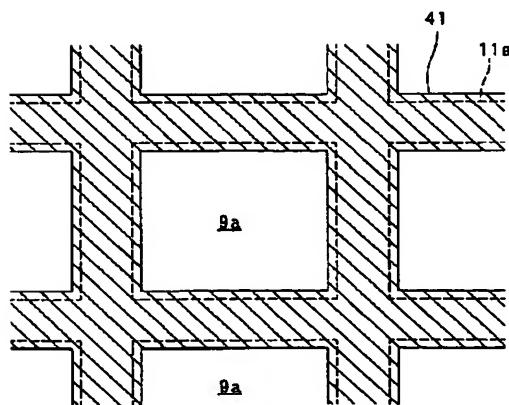
【図1】



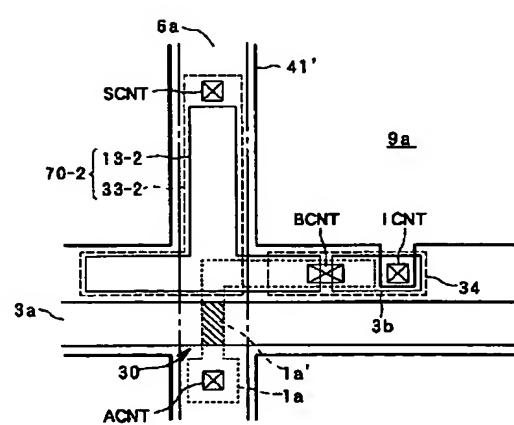
【図3】



【図5】

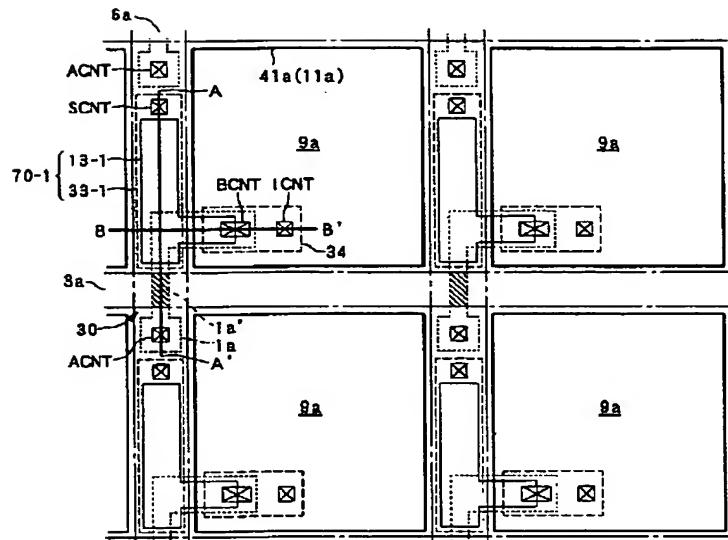


【図6】

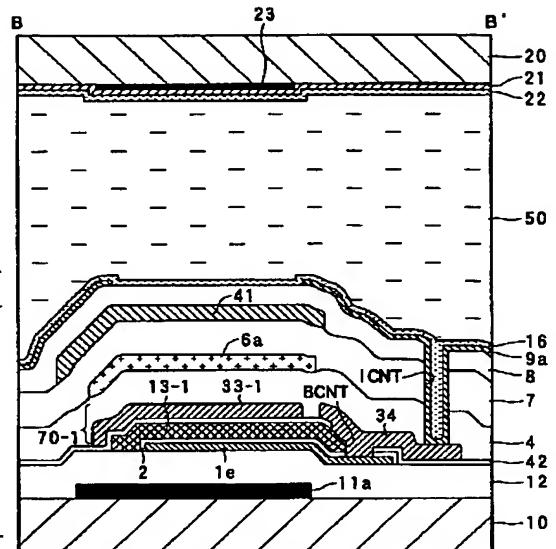


(13)

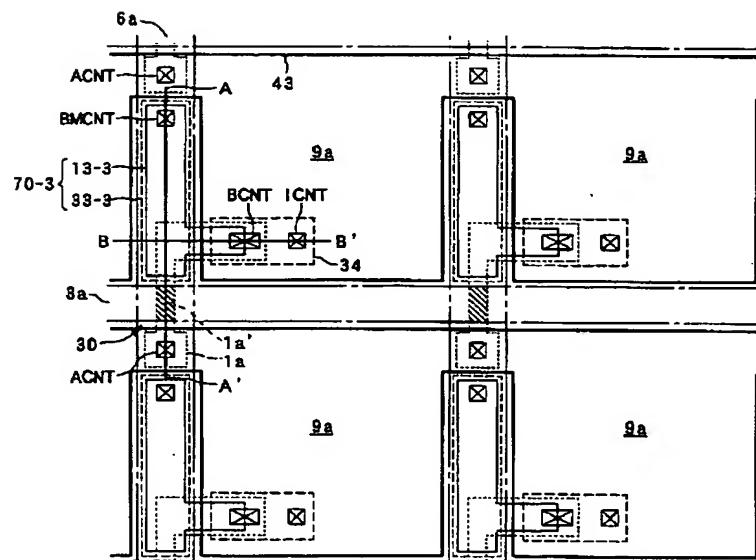
【図2】



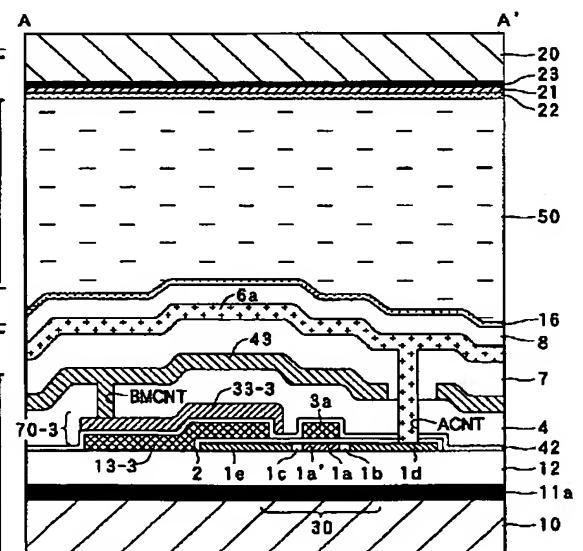
[図4]



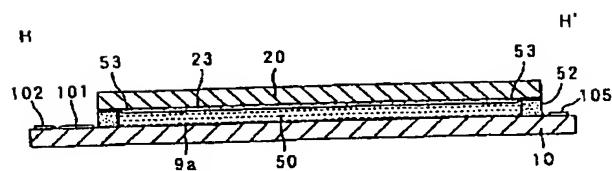
[図 7]



[図 8]

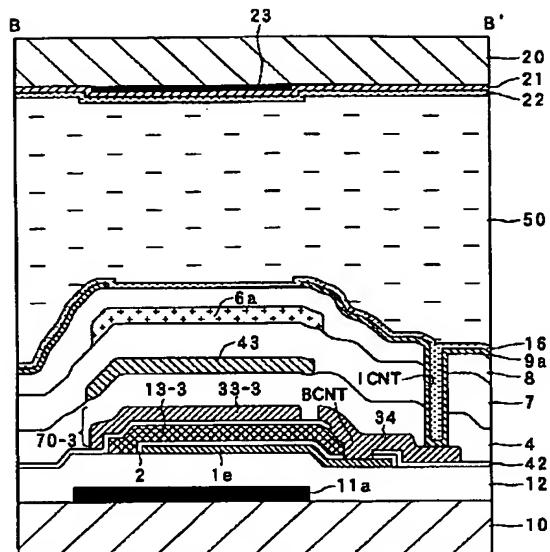


[図13]

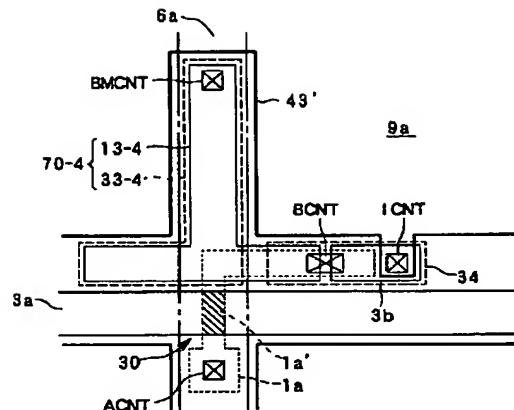


(14)

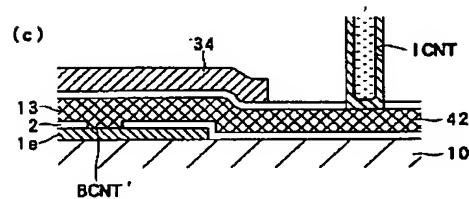
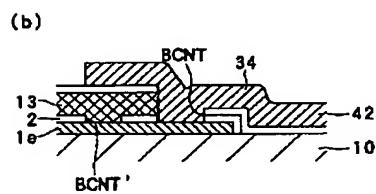
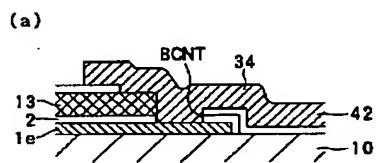
【図9】



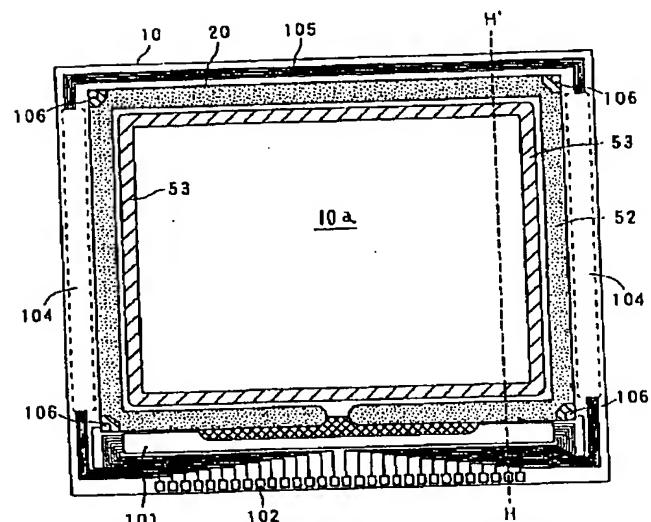
【図10】



【図11】



【図12】



(15)

フロントページの続き

Fターム(参考) 2H092 GA29 JA24 JA37 JA46 JB22
JB31 JB51 JB69 KA04 MA05
MA07 NA07 NA25 PA07 PA08
PA10 PA11 RA05
5C094 AA06 AA09 AA10 AA25 AA48
AA53 BA03 BA43 CA19 DA13
DB01 DB04 DB10 EA04 EA05
EA07 EA10 EB02 ED15 FA01
FA02 FB12 FB14 FB15

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-305580

(43)Date of publication of application : 31.10.2001

(51)Int.CI.

G02F 1/1368

G09F 9/30

(21)Application number : 2000-122601

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 24.04.2000

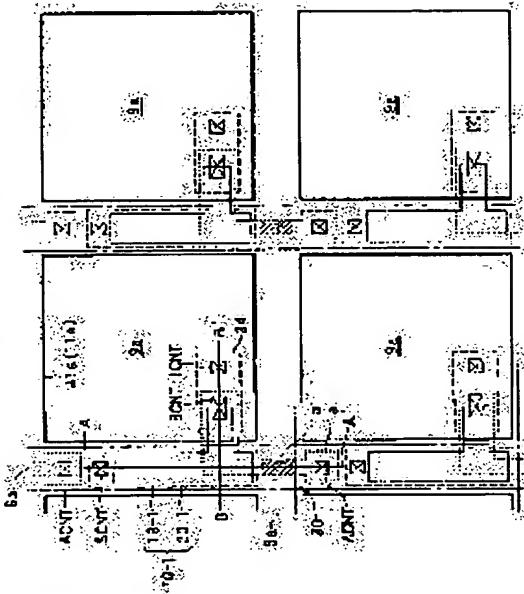
(72)Inventor : SATO TAKASHI

(54) ELECTROOPTICAL DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide high quality image display by increasing a pixel numerical aperture and an accumulated capacitance, enhancing light shielding performance for slant incident light beams and returning light beams, reducing cross talk and ghost and improving a contrast ratio, with respect to an electrooptical device.

SOLUTION: In the electrooptical device, pixel electrodes (9a), TFTs (30) that switching control the electrodes (9a), scanning lines (3a) connected to the TFTs and data lines (6a) are provided on a TFT array substrate (10). An accumulated capacitance (70) is constructed at a region which is overlapped with the data lines looking in a planar manner. The storage capacitance is constructed by oppositely arranging a first capacitance electrode (13) made up with a same film of the scanning lines and a second capacitance electrode (33) made up with the same film as a barrier layer (34), that relay connects the pixel electrodes and the TFTs, through a dielectric film (42).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The thin film transistor connected to the scanning line and the data line which carry out a phase crossover on a substrate, and this scanning line and the data line, The pixel electrode which relayed the medium conductive layer to this thin film transistor, and was connected to it, It has the storage capacitance arranged to the field which sees superficially and laps with said data line, and the conductive light-shielding film which specifies the opening field of each pixel selectively at least. Said storage capacitance The 1st capacity electrode which is connected to said pixel electrode and made into pixel electrode potential while consisting of the same film as said scanning line, The electro-optic device characterized by having the 2nd capacity electrode which opposite arrangement is carried out through a dielectric film at this 1st capacity electrode, and is connected to said light-shielding film and made into fixed potential while consisting of the same film as said medium conductive layer.

[Claim 2] The electro-optic device according to claim 1 by which it is arranging [said 2nd capacity electrode]-between said 1st capacity electrode and said data lines characterized.

[Claim 3] Said light-shielding film is an electro-optic device according to claim 1 or 2 characterized by connecting through the contact hole which has been arranged on said substrate at the lower layer side of said thin film transistor, and was punctured by the field of said thin film transistor in which a channel field is seen from said substrate side at least, and it consists of a lower layer light-shielding film of wrap conductivity, it regards as this lower layer light-shielding film and said 2nd capacity electrode superficially, and said 1st capacity electrode is not formed.

[Claim 4] The electro-optic device according to claim 3 by which it is having-further-upper light-shielding film which specifies opening field of each of said pixel to upper layer side of said thin film transistor selectively at least characterized.

[Claim 5] Said upper light-shielding film is an electro-optic device according to claim 4 by which a laminating is carried out to an upper layer side rather than said data line on said substrate, and it is forming [see superficially and]-in the shape of grid characterized.

[Claim 6] Said light-shielding film is an electro-optic device according to claim 1 or 2 characterized by consisting of the conductive upper light-shielding film arranged on said substrate at the upper layer side of said thin film transistor.

[Claim 7] Said upper light-shielding film is formed in the shape of [containing the main track section which the laminating was carried out to the lower layer side rather than said data line on said substrate, and saw superficially, and met said scanning line, and the lobe which projected along with said data line from this main track section] a stripe. The electro-optic device according to claim 6 by which it is connecting-through contact hole punctured by field in which it regards as said data-line and said thin film transistor superficially, and upper light-shielding film of shape of said stripe is not formed characterized.

[Claim 8] Said upper light-shielding film is an electro-optic device according to claim 6 by which a laminating is carried out to an upper layer side rather than said data line on said substrate, and it is connecting-through contact hole punctured by field in which it sees superficially, and it is formed in the shape of grid, it regards as said upper light-shielding film and said 2nd capacity electrode superficially,

and said data line is not formed characterized.

[Claim 9] An electro-optic device given in any 1 term of claims 6-8 characterized by the thing of said thin film transistor for which the channel field was seen from said substrate side at least, and it had the wrap lower layer light-shielding film further at the lower layer side of said thin film transistor.

[Claim 10] Said lower layer light-shielding film, said scanning line, said data line, and said thin film transistor are an electro-optic device according to claim 5 or 9 characterized by seeing superficially and not overflowing the formation field of said upper light-shielding film on said substrate.

[Claim 11] the field which looks at said storage capacitance superficially and laps with said data line -- in addition, an electro-optic device given in any 1 term of claims 1-10 characterized by being selectively arranged also to the field which met said scanning line.

[Claim 12] Said light-shielding film is an electro-optic device given in any 1 term of claims 1-11 characterized by being installed outside this image display field from the inside of an image display field, and being dropped on fixed potential out of this image display field.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of the electro-optic device of a active-matrix actuation method, and belongs to the technical field of the electro-optic device of the format equipped with the capacity electrode of the couple for adding storage capacitance especially to a pixel electrode, and the thin film transistor for pixel switching (TFT is called suitably below Thin Film Transistor:) into the laminated structure on a substrate.

[0002]

[Background of the Invention] Conventionally, if a scan signal is supplied to the gate electrode of TFT through the scanning line in the electro-optic device of the active-matrix actuation method by TFT actuation, TFT will be made into an ON state and the picture signal supplied to the source field of a semi-conductor layer through the data line will be supplied to a pixel electrode through between the source-drain concerned of TFT. In order to cover a long time farther than the time amount made into this ON state and to hold the electrical potential difference of each picture signal supplied through TFT since only a short time is extremely performed for every pixel electrode through TFT, as for supply of such a picture signal, it is common to each pixel electrode that storage capacitance is added (to liquid crystal capacity etc. and juxtaposition).

[0003] The applied storage capacitance is equipped with the capacity line made into fixed potential including the 2nd capacity electrode by which opposite arrangement was carried out through the dielectric film, and is constituted at the 1st capacity electrode which is installed from the conductive

polish recon film which generally constitutes the drain field of TFT connected to the pixel electrode, and is made into pixel electrode potential, and this 1st capacity electrode. And as for such a capacity line, it is common to consist of same electric conduction film (for example, conductive polish recon film) as the scanning line, and to wire lining up side-by-side in parallel with the scanning line.

[0004] On the other hand, in this kind of electro-optic device, if display light bypasses the gap of the pixel electrode which adjoins each other, a contrast ratio will fall (the so-called optical omission), and image quality will deteriorate. For this reason, a stripe-like light-shielding film is prepared in an opposite substrate, or the data line concerned is broadly formed from reflective film, such as aluminum (aluminum) film, so that the gap of the pixel electrode which met the data line may be covered, so that the gap of the pixel electrode which met the scanning line and the capacity line which generally consist of transparent polish recon film etc. may be covered. Thus, by combining the light-shielding film and the data line on an opposite substrate has prescribed the opening field (namely, field through which the light which contributes effective in a display in each pixel passes) of each pixel.

[0005]

[Problem(s) to be Solved by the Invention] In this kind of electro-optic device, what pixel numerical aperture-ization is raised for (that is, the opening field which display light penetrates is extended in each pixel to the non-opening field in each pixel which display light does not penetrate) becomes important, a general request called high-definition-izing of a display image being strong, and, for that, making a pixel pitch detailed.

[0006] However, according to the above-mentioned background technique in which the scanning line and a capacity line were wired lining up side-by-side in the image display field, the non-opening field of each pixel which can wire the scanning line and a capacity line becomes narrow with a raise in the numerical aperture of a pixel [pitch minutely in this way]. For this reason, there is a trouble that it becomes difficult to give sufficient conductivity for to make the storage capacitance of sufficient magnitude, the scanning line, or a capacity line, so that detailed-ization of a pixel pitch progresses. And if sufficient storage capacitance is not obtained or sufficient conductivity for the scanning line or a capacity line is not acquired, eventually, the cross talk and ghost in a display image will increase, and the trouble of carrying out image quality degradation will arise. That is, there is a trouble with solution difficult for the improvement in image quality that such image quality degradation actualizes with a raise in the numerical aperture of a pitch minutely pixel.

[0007] On the other hand, according to the technique of specifying the opening field of each pixel by combining the light-shielding film and the data line on an opposite substrate as mentioned above, it is difficult to fully perform protection from light to slanting incident light, and protection from light to incident light powerful especially like a projector application. That is, according to this technique, when using it for the projector of a double plate type by using the protection from light to incident light, the slanting rear-face reflected light, and the slanting electro-optic device concerned as a light valve, combining, the protection from light to return light, such as light which runs through synthetic optical system, is not enough, and it is also difficult [it] to prevent that internal reflection light and multiple echo light occur by the incident light and return light of still such slant. Therefore, there is a trouble that a contrast ratio falls, by the incident light, the return light, internal reflection light, and multiple echo light of such slant. In addition, when the incident light, the return light, internal reflection light, and multiple echo light of such slant trespass upon the channel field of TFT for pixel switching, degradation (optical leak) of the transistor characteristics of TFT arises according to the photoelectric effect, and there is also a trouble of causing image quality degradation eventually.

[0008] This invention is made in view of an above-mentioned trouble, it can improve the protection-from-light engine performance to the slanting incident light and the return light which do not contribute to a display while it raises a pixel numerical aperture and it can aim at buildup of storage capacitance (or reduction in storage capacitance is controlled), while a cross talk and a ghost are reduced, the contrast ratio is improving, and let it be a technical problem to offer the electro-optic device in which high-

definition image display is possible.

[0009]

[Means for Solving the Problem] The electro-optic device of this invention is equipped with the storage capacitance arranged to the field which regards as the pixel electrode which relayed the medium conductive layer to the thin film transistor connected to the scanning line and the data line which carry out a phase crossover, and this scanning line and the data line, and this thin film transistor, and was connected to them superficially, and laps on a substrate at said data line in order to solve the above-mentioned technical problem, and the conductive light-shielding film which specifies the opening field of each pixel selectively at least. And said storage capacitance is equipped with the 2nd capacity electrode which is connected to said light-shielding film and made into fixed potential while opposite arrangement is carried out through a dielectric film at the 1st capacity electrode which is connected to said pixel electrode and made into pixel electrode potential while consisting of the same film as said scanning line, and this 1st capacity electrode and it consists of the same film as said medium conductive layer.

[0010] According to the electro-optic device of this invention, storage capacitance can be built using the field which sees superficially and laps with the data line. Under the present circumstances, since there is no need of wiring the scanning line lining up side-by-side in a capacity line or a capacity electrode like the background technique mentioned above, it is not necessary to extend the non-opening field of each pixel by the existence of the scanning line and a capacity line, or a capacity electrode concerned lining up side-by-side. That is, it becomes possible to increase storage capacitance relatively, extending the opening field of each pixel by forming the 1st capacity electrode and the 2nd capacity electrode in the data line in piles in three dimensions on a substrate.

[0011] And since the 1st capacity electrode made into pixel electrode potential consists of the same film as the scanning line and the 2nd capacity electrode made into fixed potential consists of the same film as the medium conductive layer which carries out trunk connection of the thin film transistor to a pixel electrode, it is very advantageous, also when it is not necessary to carry out additional formation of the electric conduction film of dedication and an equipment configuration and a production process are simplified, in order to build such storage capacitance to the field which laps with the data line. Since the 1st capacity electrode can be formed only by a deployment of the same film as the scanning line in the field (field which does not lap with the scanning line) which laps with the data line especially being achieved, and adding modification to pattern NINGU at the time of scanning-line formation, it is convenient practically. Furthermore, since such a medium conductive layer has a long distance between layers of a pixel electrode and a thin film transistor, it avoids the technical difficulty which connects both in the contact hole whose number is one, if it is possible, it can close connecting both comparatively in two in-series contact holes of a minor diameter, it can reduce a plane region required in order to connect both, and can raise equipment dependability. And since the 2nd capacity electrode can be formed only by adding modification to pattern NINGU at the time of such medium conductive layer formation, it is convenient practically.

[0012] In addition to these, the 2nd capacity electrode is connected to the conductive light-shielding film which specifies the opening field of each pixel selectively at least, and it considers as fixed potential, namely, since it uses also as a capacity line for dropping the light-shielding film concerned on fixed potential, it becomes unnecessary to wire the scanning line and stable ranking and hierarchy in the capacity line made into fixed potential, and a pixel numerical aperture can be improved. Furthermore, even when treating powerful incident light like especially a projector application, the protection-from-light engine performance to the light which has an adverse effect on the display of the incident light of the slant like the above-mentioned, return light, internal reflection light, multiple echo light, etc. can be improved by the light-shielding film which makes the 2nd capacity electrode fixed potential.

[0013] The image display of the high definition whose contrast ratio could improve the protection-from-light engine performance while raising the pixel numerical aperture and being able to increase storage capacitance with the electro-optic device of this invention, and the cross talk and the ghost were

eventually reduced, and improved becomes possible the above result.

[0014] In one mode of the electro-optic device of this invention, said 2nd capacity electrode is arranged between said 1st capacity electrodes and said data lines.

[0015] According to this mode, the 2nd capacity electrode made into fixed potential functions as electromagnetic shielding between the 1st capacity electrode made into pixel electrode potential, and the data line with which a picture signal is supplied. For this reason, the potential fluctuation in the data line has an adverse effect on the 1st capacity electrode (further pixel electrode), or the before-it-happens prevention of the potential fluctuation in the 1st capacity electrode having an adverse effect on the data line by capacity coupling between the data line and the 1st capacity electrode can be carried out. On the contrary, in order to reduce the adverse effect by such capacity coupling, it is not necessary to thicken the interlayer insulation film between both.

[0016] In other modes of the electro-optic device of this invention, said light-shielding film is connected through the contact hole which has been arranged on said substrate at the lower layer side of said thin film transistor, and was punctured by the field of said thin film transistor in which a channel field is seen from said substrate side at least, and it consists of a lower layer light-shielding film of wrap conductivity, it regards as this lower layer light-shielding film and said 2nd capacity electrode superficially, and said 1st capacity electrode is not formed.

[0017] According to this mode, a lower layer light-shielding film can reduce property degradation of a thin film transistor of the thin film transistor can shade a channel field by that of a wrap to the return light (namely, light which runs through synthetic optical system when using it for the projector of a double plate type by using the rear-face reflected light and the electro-optic device concerned as a light valve, combining) from the lower layer side of a thin film transistor by seeing a channel field from a substrate side at least, and according to return light. And the 2nd capacity electrode is seen superficially, and through the contact hole punctured by the field in which the 1st capacity electrode is not formed, it connects with such a conductive lower layer light-shielding film, and let it be fixed potential. Therefore, storage capacitance can be built to the field which laps with the data line, using a lower layer light-shielding film also as a capacity line.

[0018] In the mode besides equipped with the layer light-shielding film, you may have further the upper light-shielding film which specifies the opening field of each of said pixel to the upper layer side of said thin film transistor selectively at least.

[0019] If constituted, by thus, the upper light-shielding film with which the upper layer side of a thin film transistor was equipped It becomes possible to perform protection from light to the incident light of the slant from the upper layer side of a thin film transistor at the latest of a thin film transistor compared with the light-shielding film in which it was prepared by for example, the opposite substrate. Like especially a projector application, the optical omission also by the slanting incident light or case of powerful incident light can be prevented effectively, and protection from light becomes possible effectively further also about incident light, a slanting internal reflection light further based on this or return light, and slanting multiple echo light. In addition, the upper light-shielding film does not need to be conductivity in this case.

[0020] In this case, further, the laminating of said upper light-shielding film is carried out to an upper layer side rather than said data line on said substrate, and it is seen superficially, and may be formed in the shape of a grid.

[0021] Thus, if constituted, since the upper light-shielding film does not exist between the data line and a thin film transistor, the contact hole for seeing superficially and connecting the data line and a thin film transistor can be punctured in the location which laps with the upper light-shielding film. That is, in order to secure the clearance which punctures the starting contact hole, a constriction and opening are prepared in the upper light-shielding film, or the need of carrying out fragmentation formation of the upper light-shielding film at the shape of a stripe is lost, and the data line and the scanning line can be thoroughly formed for the upper light-shielding film in the shape of a wrap grid. This becomes possible to

specify the opening field of each pixel only by the upper light-shielding film, and the protection-from-light engine performance is raised further.

[0022] Said light-shielding film consists of the conductive upper light-shielding film arranged on said substrate at the upper layer side of said thin film transistor in other modes of the electro-optic device of this invention.

[0023] According to this mode, by the upper light-shielding film with which the upper layer side of a thin film transistor was equipped, it becomes possible to perform protection from light to the incident light of the slant from the upper layer side of a thin film transistor, especially like a projector application, the optical omission also by the slanting incident light or case of powerful incident light can be prevented effectively, and protection from light becomes possible effectively further also about incident light, a slanting internal reflection light further based on this or return light, and slanting multiple echo light. And it connects with such a conductive upper light-shielding film, and let the 2nd capacity electrode be fixed potential. Therefore, storage capacitance can be built to the field which laps with the data line, using the upper light-shielding film also as a capacity line.

[0024] In the mode besides equipped with the layer light-shielding film, said upper light-shielding film is formed in the shape of [containing the main track section which the laminating was carried out to the lower layer side rather than said data line on said substrate, and saw superficially, and met said scanning line, and the lobe which projected along with said data line from this main track section] a stripe. It regards as said data line and said thin film transistor superficially, and you may connect through the contact hole punctured by the field in which the upper light-shielding film of the shape of said stripe is not formed.

[0025] Thus, if constituted, the upper light-shielding film formed in the shape of [containing the main track section which met the scanning line, and the lobe which projected along with the data line from this main track section] a stripe can prescribe the opening field of the pixel in all of the scanning lines, and the great portion of data line. And although the laminating of the upper light-shielding film is carried out between the data line and a thin film transistor, the contact hole which connects the data line and a thin film transistor to the field (namely, field at the point of a lobe) in which the upper stripe-like light-shielding film is not formed can be punctured satisfactory at all.

[0026] Or in the mode equipped with this upper light-shielding film, the laminating of said upper light-shielding film is carried out to an upper layer side rather than said data line on said substrate, and it is seen superficially, is formed in the shape of a grid, is superficially regarded as said upper light-shielding film and said 2nd capacity electrode, and may be connected through the contact hole punctured by the field in which said data line is not formed.

[0027] Thus, if constituted, in order to secure the clearance which punctures the contact hole for connecting the data line and a thin film transistor since the upper light-shielding film does not exist between the data line and a thin film transistor, a constriction and opening are prepared in the upper light-shielding film, or the need of carrying out fragmentation formation of the upper light-shielding film at the shape of a stripe is lost, and the data line and the scanning line can be thoroughly formed for the upper light-shielding film in the shape of a wrap grid. This becomes possible to specify the opening field of each pixel only by the upper light-shielding film, and the protection-from-light engine performance is raised further. And although the laminating of the data line is carried out between the upper light-shielding film and the 2nd capacity electrode, the contact hole which connects the upper light-shielding film and the 2nd capacity electrode to the field in which the data line is not formed (it sees superficially, and it projects a little and the 2nd capacity electrode is formed from the formation field of the data line) can be punctured satisfactory at all.

[0028] In the mode besides equipped with the layer light-shielding film, a channel field may be seen from said substrate side, and the lower layer side of said thin film transistor may be further equipped with a wrap lower layer light-shielding film, even if there are few said thin film transistors.

[0029] Thus, if constituted, a lower layer light-shielding film can reduce property degradation of a thin

film transistor of the thin film transistor can shade a channel field to the return light from the lower layer side of a thin film transistor by that of a wrap by seeing a channel field from a substrate side at least, and according to return light. In addition, a lower layer light-shielding film does not need to be conductivity in this case.

[0030] As for said lower layer light-shielding film, said scanning line, said data line, and said thin film transistor, in the mode equipped with both upper light-shielding film mentioned above and lower layer light-shielding film, it is desirable to see superficially and not to overflow the formation field of said upper light-shielding film on said substrate.

[0031] Thus, if constituted, it will be reflecting on a substrate on the top face of the scanning line which the incident light which carried out incidence protruded from the formation field of the upper light-shielding film, the data line, a thin film transistor, or a lower layer light-shielding film, and the before-it-happens prevention of the internal reflection light and multiple echo light in the interior of the electro-optic device concerned occurring can be carried out effectively. In addition, although it is reflecting on the underside of the upper light-shielding film which return light's protruded from the formation field of a lower layer light-shielding film and the internal reflection light and multiple echo light in the interior of the electro-optic device concerned are generated a little, since optical reinforcement is far low compared with incident light, incident light swerves, and it compares and is slight [return light / the adverse effect of the internal reflection by return light, or multiple echo light]. Therefore, how (that is, the upper light-shielding film is somewhat larger than a lower layer light-shielding film) depending on which a lower layer light-shielding film does not overflow the upper light-shielding film in this way is desirable.

[0032] In addition to the field which sees superficially and laps with said data line, in other modes of the electro-optic device of this invention, said storage capacitance is selectively arranged also to the field which met said scanning line.

[0033] According to this mode, it becomes possible to increase storage capacitance relatively by forming the 1st capacity electrode and the 2nd capacity electrode also in the field which it not only forms in the data line in piles in three dimensions, but met the data line on a substrate, extending the opening field of each pixel.

[0034] In other modes of the electro-optic device of this invention, said light-shielding film is installed outside this image display field from the inside of an image display field, and is dropped on fixed potential out of this image display field.

[0035] According to this mode, since the light-shielding film connected with the 2nd capacity electrode into the image display field is installed outside an image display field and dropped on fixed potential, it functions good as a capacity line. Under the present circumstances, a light-shielding film is made to fixed potential comparatively simply and certainly using the constant potential line or the constant source of potential for a circumference circuit or actuation circuits located especially in the boundary region outside an image display field.

[0036] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0037]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. Each following operation gestalt applies the electro-optic device of this invention to liquid crystal equipment.

[0038] (The 1st operation gestalt) The configuration of the electro-optic device in the 1st operation gestalt of this invention is explained with reference to drawing 5 from drawing 1 . Drawing 1 is equal circuits, such as various components in two or more pixels formed in the shape of [which constitutes the image display field of an electro-optic device] a matrix, and wiring. Drawing 2 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other, drawing 3 is the A-A' sectional view of drawing 2 R> 2,

and drawing 4 is the B-B' sectional view of drawing 2 . Moreover, drawing 5 is the top view of the pixel of the TFT array substrate in which a light-shielding film is extracted and shown. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing in drawing 3 and drawing 4 , respectively, contraction scales are made to have differed for each class or every each part material.

[0039] In drawing 1 , TFT30 for two or more pixels formed in the shape of [which constitutes the image display field of the electro-optic device in this operation gestalt] a matrix to control pixel electrode 9a and the pixel electrode 9a concerned is formed, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. According to the electrical potential difference impressed when it was in no MARI White mode, the passage quantity of light of incident light is reduced, if it is in NOMA reeve rack mode, according to the impressed electrical potential difference, the passage quantity of light of incident light will increase, and light with the contrast according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode. Storage capacitance 70 is formed between the drain of TFT30, and the capacity line 300 which supplies constant potential.

[0040] In drawing 2 , on the TFT array substrate of an electro-optic device, two or more transparent pixel electrode 9a is prepared in the shape of a matrix, and data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction.

[0041] Moreover, scanning-line 3a is arranged so that the lower right in drawing may counter channel field 1a' shown in the slash field of ** among semi-conductor layer 1a, and scanning-line 3a functions as a gate electrode. Thus, TFT30 for pixel switching by which opposite arrangement of the scanning-line 3a was carried out as a gate electrode is formed in the crossing part of scanning-line 3a and data-line 6a at channel field 1a', respectively.

[0042] With this operation gestalt, as the thick wire in drawing showed, 1st light-shielding film of example slack 11a of the light-shielding film 41 with built-in example slack of the upper light-shielding film and a lower layer light-shielding film is formed in the shape of a grid along with scanning-line 3a and data-line 6a, and has specified the opening field of each pixel, respectively. In addition, although not illustrated, plane configuration of the edge of each pixel electrode 9a is carried out so that it may lap with the edge of 1st light-shielding film 11a and the internal-organs light-shielding film 41 slightly.

[0043] As shown in drawing 4 from drawing 2 , 1st light-shielding film 11a looks at TFT30 still more nearly superficially including a wrap part from the TFT array substrate 10 side (the inside of drawing 3 and drawing 4 , under), and is formed in the shape of a grid along with scanning-line 3a and data-line 6a. 1st light-shielding film 11a shades the return light from the rear face and incident light study system of the TFT array substrate 10, and prevents effectively that the property of TFT30 changes with optical pumping based on this light owing to the leakage current at the time of OFF of TFT30. Such 1st protection-from-light layer 11a consists of the metal simple substance containing at least one of

refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum), Pb (lead), etc. which were formed by CVD or sputtering, an alloy, metal silicide, etc. Moreover, the thickness is about 50–300nm. Since especially the return light that consists of an incident light part which runs through prism etc. from other electro-optic devices in combining two or more electro-optic devices by the projector for the color displays of a double plate type etc. through prism etc. and constituting one optical system is powerful, it is very effective to prepare 1st light-shielding film 11a in the TFT30 bottom in this way. On the other hand, the internal-organs light-shielding film 41 as well as 1st light-shielding film 11a consists of the metal simple substance containing the refractory metal of about 50–300nm of thickness, an alloy, metal silicide, etc. Or it consists of aluminum film of about 50–500nm of thickness like data-line 6a.

[0044] As shown in drawing 3, data-line 6a is electrically connected to 1d of high concentration source fields on the TFT array substrate 10 among semi-conductor layer 1a which consists of polish recon film through a contact hole ACNT.

[0045] On the other hand, as shown in drawing 4, pixel electrode 9a is electrically connected to high concentration drain field 1e among semi-conductor layer 1a through contact holes ICNT and BCNT by relaying an example slack barrier layer 34 of a medium conductive layer. The barrier layer 34 is formed in the corner of pixel electrode 9a in the shape of an island along with scanning-line 3a, as shown in drawing 2. Thus, even if the distance between layers between pixel electrode 9a and semi-conductor layer 1a which constitutes TFT30 is long to about 1000nm by using the barrier layer 34, between both can be connected comparatively good in two in-series contact holes ICNT and BCNT of a minor diameter, avoiding the technical difficulty which connects between both in one contact hole, and it becomes possible to raise a pixel numerical aperture. If such a barrier layer 34 is used especially, etching at the time of contact hole puncturing will run, and it will be useful also to prevention. Such a barrier layer 34 consists of conductive polish recon film formed by CVD. Or it consists of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, Pb, etc. which were formed by CVD or sputtering, an alloy, metal silicide, etc. By constituting from such a refractory metal, it also becomes possible to operate the barrier layer 34 as a light-shielding film which specifies a part of opening field of each pixel. However, such a barrier layer 34 may consist of metal membranes, such as aluminum other than a refractory metal (aluminum), and may consist of multilayers containing two or more these film (for example, the polish recon film and a metal membrane) further. In any case, thickness of the barrier layer 34 is set to about 50–450nm.

[0046] As shown in drawing 4 from drawing 2, example slack storage capacitance 70–1 of storage capacitance 70 (refer to drawing 1) is built to the field to which the 1st capacity electrode 13–1 which consists of the same film (for example, conductive polish recon film) as scanning-line 3a, and the 2nd capacity electrode 33–1 which consists of the same film as the barrier layer 34 see superficially, and laps with data-line 6a by what is done for opposite arrangement through a dielectric film 42. That is, the 1st capacity electrode 13–1 is formed with the electrode of the shape of an island which has the lobe to which it sees superficially, and extends along with data-line 6a from the part which adjoined at least the intersection of scanning-line 3a and data-line 6a, and the part extends to the field of the barrier layer 34. And the 2nd capacity electrode 33–1 is formed with the electrode of the shape of an island which has the lobe to which it extends along with data-line 6a to the part which adjoins semi-conductor layer 1a over the 1st capacity electrode 13–1 from the part which adjoined at least the intersection of scanning-line 3a and data-line 6a, and the part extends to the field of the barrier layer 34 so that it may lap with the 1st capacity electrode 13–1.

[0047] The 1st capacity electrode 13–1 is carrying out field contact with the barrier layer 34 in the adjoining field of the contact hole BCNT where the dielectric film 42 was removed, and the barrier layer 34 is relayed, and it connects with pixel electrode 9a (connecting with high concentration drain field 1e simultaneously in a contact hole BCNT), and let it be pixel electrode potential.

[0048] The 2nd capacity electrode 33–1 is connected to conductive 1st light-shielding film 11a through

the contact hole SCNT. It is installed in the perimeter from the image display field where pixel electrode 9a has been arranged, it connects with the constant source of potential, and an electric target, and let grid-like 1st light-shielding film 11a be fixed potential. That is, it connects with 1st light-shielding film 11a, and let the 2nd capacity electrode 33-1 be fixed potential. Thus, with this operation gestalt, 1st light-shielding film 11a functions as a capacity line 300 shown in drawing 1 . and as a constant source of potential where 1st light-shielding film 11a installed in a boundary region from an image display field is connected. The constant source of potential of a positive supply or a negative supply supplied to the data-line actuation circuit (it mentions later) which controls the sampling circuit which supplies the scanning-line actuation circuit (it mentions later) and picture signal for supplying the scan signal for driving TFT30 to scanning-line 3a to data-line 6a is sufficient, and The constant potential supplied to the opposite substrate 20 side is sufficient.

[0049] The dielectric film 42 of storage capacitance 70-1 consists of the comparatively thin BHTO film and HTO film of about 5-200nm of thickness. As long as the dependability of thickness is fully acquired from a viewpoint which increases storage capacitance 70-1, a dielectric film 42 is so good that it is thin.

[0050] As shown in drawing 3 , the electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate. Pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the upside. Pixel electrode 9a consists of transparent conductive thin films, such as for example, ITO (Indium Tin Oxide) film. Moreover, the orientation film 16 consists of organic thin films, such as for example, a polyimide thin film.

[0051] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive thin films, such as for example, ITO film. Moreover, the orientation film 22 consists of organic thin films, such as a polyimide thin film.

[0052] TFT30 for pixel switching which carries out switching control of each pixel electrode 9a is formed in the location which adjoins each pixel electrode 9a at the TFT array substrate 10.

[0053] You may make it form the 2nd light-shielding film 23 of the shape of the shape of a grid, and a stripe, as further shown in the opposite substrate 20 at drawing 3 and drawing 4 . By taking such a configuration, protection from light to the incident light from the opposite substrate 20 side can be ensured. and the field where incident light is irradiated to the 2nd light-shielding film 23 -- high -- it serves to prevent the temperature rise of an electro-optic device by forming by the film [****].

[0054] Thus, it is constituted, and between the TFT array substrates 10 and the opposite substrates 20 which have been arranged so that pixel electrode 9a and a counterelectrode 21 may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and 22 in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0055] Furthermore, the substrate insulator layer 12 is formed in the bottom of TFT30 for pixel switching. The substrate insulator layer 12 has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10

while insulating TFT30 from 1st light-shielding film 11a.

[0056] In drawing 3 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and concerned scanning-line 3a, 1d list of high concentration source fields of low concentration source field 1b of the insulating thin film 2 containing the gate dielectric film with which scanning-line 3a and semi-conductor layer 1a are insulated, data-line 6a, and semi-conductor layer 1a and low concentration drain field 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. Trunk connection of the one to which it corresponds of two or more pixel electrode 9a so that it may be shown is carried out to drawing 4 by the barrier layer 34 through contact holes ICNT and BCNT at high concentration drain field 1e.

[0057] As shown in drawing 3 and drawing 4 , on scanning-line 3a, the 1st interlayer insulation film 4 with which the contact hole ICNT which leads to the contact hole ACNT and high concentration drain field 1e which lead to 1d of high concentration source fields was formed respectively is formed. On data-line 6a, the 2nd interlayer insulation film 7 with which the contact hole ICNT which leads to the barrier layer 34 was formed is formed. On the 2nd interlayer insulation film 7, the internal-organs light-shielding film 41 is formed, and the 3rd interlayer insulation film 8 with which the contact hole ICNT to the barrier layer 34 was formed is further formed on this. The above-mentioned pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 8 constituted in this way.

[0058] As explained above, since there is no need of wiring the scanning line lining up side-by-side in a capacity line or a capacity electrode like the background technique mentioned above by forming the 1st capacity electrode 13-1 and the 2nd capacity electrode 33-1 in data-line 6a in piles in three dimensions on the TFT array substrate 10 according to this operation gestalt, it is not necessary to extend the non-opening field of each pixel, and big storage capacitance is obtained. And since it consists of the same film as scanning-line 3a and the 2nd capacity electrode 33-1 consists of the same film as the barrier layer 34, the 1st capacity electrode 13-1 is very advantageous, also when it is not necessary to carry out additional formation of the electric conduction film of dedication and an equipment configuration and a production process are simplified, in order to build such storage capacitance 70-1 to the field which laps with data-line 6a. The 1st capacity electrode 13-1 can be formed only by adding modification to pattern NINGU at the time of formation of scanning-line 3a especially, and the 2nd capacity electrode 33-1 can be formed only by adding modification to pattern NINGU at the time of formation of the barrier layer 34. Since 1st light-shielding film 11a which specifies the opening field of each pixel is used also as a capacity line 300 (refer to drawing 1) for dropping the 2nd capacity electrode 33-1 to fixed potential in addition to these, it is not necessary to wire a capacity line lining up side-by-side with scanning-line 3a. Furthermore, even when treating powerful incident light for data-line 6a, scanning-line 3a, and TFT30 grade like a projector application from the upper and lower sides by the built-in wrap grid-like light-shielding film 41 and 1st light-shielding film 11a, sufficient protection from light can be performed to the light which has an adverse effect on the display of slanting incident light, return light, internal reflection light, multiple echo light, etc.

[0059] Although a level difference arises with the operation gestalt explained above to the field which met data-line 6a and scanning-line 3a by carrying out the laminating of many conductive layers The TFT array substrate 10, the substrate insulator layer 12, the 1st interlayer insulation film 4, and the 2nd interlayer insulation film 7 are trenched. By embedding wiring and the TFT30 grade of data-line 6a etc., may perform flattening processing and grinding the level difference of the top face of the 3rd interlayer insulation film 8 or the 2nd interlayer insulation film 7 by CMP (Chemical MechanicalPolishing) processing etc. -- or the flattening processing concerned may be performed by forming in common using organic [SOG].

[0060] Furthermore, although TFT30 for pixel switching has LDD structure with the operation gestalt explained above as preferably shown in drawing 3 , it may be TFT of the self aryne mold which may have the offset structure which does not drive an impurity into low concentration source field 1b and low

concentration drain field 1c, drives in an impurity by high concentration by using as a mask the gate electrode which consists of a part of scanning line 3a, and forms the high concentration source and a drain field in self align. Moreover, although considered as the single gate structure which has arranged one gate electrode of TFT30 for pixel switching among 1d [of high concentration source fields], and high concentration drain field 1e with this operation gestalt, two or more gate electrodes may be arranged among these. Thus, if TFT is constituted above the dual gate or the triple gate, the leakage current of a joint with a channel, the source, and a drain field can be prevented, and the current at the time of OFF can be reduced.

[0061] In addition, the insulator layer between each class which insulates between electric conduction film in the electro-optic device of each operation gestalt explained to the 1st operation gestalt and the following By ordinary pressure, the reduced pressure CVD method, a plasma-CVD method, etc., for example, TEOS (tetrapod ethyl orthochromatic silicate) gas, What is necessary is just to constitute from silicate glass film, such as NSG (non doped silicate glass) and PSG (Lynn silicate glass), a silicon nitride film, silicon oxide film, etc. using TEB (tetrapod ethyl boat rate) gas etc. Moreover, the thickness of the insulator layer between each class is about 100-1000nm.

[0062] Since the 2nd capacity electrode 33-1 made into fixed potential between the 1st capacity electrodes 13-1 and data-line 6a which are made into pixel electrode potential especially with this operation gestalt is arranged, the before-it-happens prevention of both potential fluctuation doing an adverse effect mutually can be carried out by capacity coupling between data-line 6a and the 1st capacity electrode 13-1. On the contrary, in order to reduce the adverse effect by such capacity coupling, it is not necessary to thicken the 1st interlayer insulation film 4 between both.

[0063] Moreover, with this operation gestalt, although both 1st light-shielding film 11a which has a function as a capacity line 300 as mentioned above, and the built-in light-shielding film 41 are formed in the shape of a grid, 1st light-shielding film 11a may be formed in the shape of a stripe, as long as the function as a capacity line 300 is achieved. Furthermore, it may be constituted so that it may become a grid-like non-opening field because both light-shielding films lap. In addition, it is desirable to constitute from this operation gestalt so that both 1st light-shielding film 11a and the built-in light-shielding film 41 may be formed in the shape of a grid, and 1st light-shielding film 11a may see superficially like drawing 5 which extracts and shows 1st light-shielding film 11a and the built-in light-shielding film 41 and the formation field of the built-in light-shielding film 41 may not be overflowed (namely, somewhat small). Under the present circumstances, as for the scanning line which is not illustrated among both, the data line, TFT, etc., it is still more desirable to be constituted so that it may see superficially and the formation field of 1st light-shielding film 11a may not be overflowed. Thus, if constituted, it will be reflecting by 1st light-shielding film 11a (further the scanning line, the data line, etc.) which the incident light from the opposite substrate 20 side protruded from the formation field of the built-in light-shielding film 41, and the before-it-happens prevention of the internal reflection light and multiple echo light in the interior of the electro-optic device concerned occurring can be carried out effectively. In addition, if the built-in light-shielding film 41 is formed in this way somewhat more greatly than 1st light-shielding film 11a, it will be reflecting in built-in light-shielding film 41 part which the return light from the TFT array substrate 10 side protruded from the formation field of 1st light-shielding film 11a, and the internal reflection light and multiple echo light in the interior of the electro-optic device concerned will be generated a little. However, since optical reinforcement is far low compared with incident light, the return light of the adverse effect of the internal reflection by return light or multiple echo light is slight compared with it of incident light. Therefore, the configuration of this operation gestalt is advantageous.

[0064] In addition, since 1st light-shielding film 11a is used as a capacity line 300 and the built-in light-shielding film 41 is not used as a capacity line 300 with this operation gestalt, the built-in light-shielding film 41 does not need to be conductivity.

[0065] (The 2nd operation gestalt) Next, with reference to drawing 6 , the 2nd operation gestalt of the electro-optic device of this invention is explained. Drawing 6 is a top view which is the pixel of the TFT

array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed here. Moreover, in drawing 6, the same reference mark is given to the same component as drawing 5 (the 1st operation gestalt) from drawing 2, and the explanation is omitted.

[0066] As shown in drawing 6, with the 2nd operation gestalt, it differs compared with the 1st operation gestalt in that other example slack storage capacitance 70-2 of the storage capacitance 70 which looked at superficially and was shown in drawing 1 is formed not only in the field which laps with data-line 6a but in the field in alignment with scanning-line 3a. With the 2nd operation gestalt, more specifically the 1st capacity electrode 13-2 It consists of a part which is extended along with scanning-line 3a in addition to the part which laps with data-line 6a (that is, it forms in the shape of abbreviation for T characters in drawing 6 -- having -- ****). the 2nd capacity electrode 33-2 It consists of a part which is extended along with scanning-line 3a in addition to the part which laps with data-line 6a (that is, formed in the shape of abbreviation for L characters in drawing 6). And as the part extended along with scanning-line 3a is formed broadly and built-in light-shielding film 41' can form a contact hole ICNT, the part corresponding to a contact hole ICNT is narrow, and it is formed, so that such storage capacitance 70-2 may be hidden. Furthermore, conductive layer 3b of the shape of an island which consists of the same film as scanning-line 3a or the capacity electrode 13-2 for the 1st is formed in the perimeter of a contact hole ICNT in order to compensate the protection-from-light performance degradation in the constriction part of this built-in light-shielding film 41'. Moreover, the barrier layer 34 is arranged along with scanning-line 3a. About other configurations, it is the same as that of the case of the 1st operation gestalt.

[0067] Therefore, according to the 2nd operation gestalt, bigger storage capacitance is obtained by forming also in the field in alignment with scanning-line 3a in addition to forming the 1st capacity electrode 13-2 and the 2nd capacity electrode 33-2 in data-line 6a in piles in three dimensions on the TFT array substrate 10.

[0068] (The 3rd operation gestalt) Next, with reference to drawing 9, the 3rd operation gestalt of the electro-optic device of this invention is explained from drawing 7. Drawing 7 is a top view which is the pixel of the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed here, drawing 8 is the A-A' sectional view of drawing 7, and drawing 9 is the B-B' sectional view of drawing 7 R>7. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing in drawing 8 and drawing 9, respectively, contraction scales are made to have differed for each class or every each part material. Moreover, in drawing 9, the same reference mark is given to the same component as drawing 2 to drawing 5 (the 1st operation gestalt) from drawing 7, and the explanation is omitted.

[0069] As shown in drawing 9 from drawing 7, with the 3rd operation gestalt, it replaces with 1st light-shielding film 11a with the TFT30 bottom compared with the 1st operation gestalt, and the conductive built-in light-shielding film 43 with a TFT30 upside is used as a capacity line 300 (refer to drawing 1). Furthermore, the laminating of the built-in light-shielding film 43 is carried out to the data-line 6a bottom instead of a data-line 6a upside like the built-in light-shielding film 41 in the 1st operation gestalt, and in order to puncture a contact hole ACNT, it is divided in the part corresponding to a contact hole ACNT. That is, the built-in light-shielding film 43 is formed in the shape of [containing the shape not of a grid but the main track section extended along with scanning-line 3a, and the lobe which projected along with data-line 6a from this main track section (to drawing 7 R>7 Nakagami side)] a stripe. Furthermore, since the 1st capacity electrode 13-3 does not intervene between the 2nd capacity electrode 33-3 and the built-in light-shielding film 43 as a capacity line 300, storage capacitance 70-3 is formed also in the part which punctures the contact hole BMCNT which sees superficially and connects the 2nd capacity electrode 33-3 and the built-in light-shielding film 43 (capacity line 300). That is, the area of storage capacitance is increasing compared with the case of the 1st operation gestalt which cannot form storage capacitance in the part which punctures the contact hole SCNT which connects the 2nd capacity electrode 33-1 and 1st light-shielding film 11a (capacity line 300). About other

configurations, it is the same as that of the case of the 1st operation gestalt.

[0070] Thus, according to the 3rd operation gestalt, big storage capacitance is obtained by forming the 1st capacity electrode 13-3 and the 2nd capacity electrode 33-3 in data-line 6a in piles in three dimensions on the TFT array substrate 10.

[0071] Moreover, in the 3rd operation gestalt, it is also possible to replace with the data-line 6a bottom, and to arrange the built-in light-shielding film 43 as a capacity line 300 to the data-line 6a up side. In this case, it is not necessary to avoid a contact hole ACNT and to make the built-in light-shielding film 43 divide, and the protection-from-light engine performance can be improved by the built-in grid-like light-shielding film. On the other hand, what is necessary is to remove and just to puncture from the formation field of data-line 6a, about a contact hole BMCNT.

[0072] In addition, since the built-in light-shielding film 43 is used as a capacity line 300 and 1st light-shielding film 11a is not used as a capacity line 300 with this operation gestalt, 1st light-shielding film 11a does not need to be conductivity.

[0073] (The 4th operation gestalt) Next, with reference to drawing 10, the 4th operation gestalt of the electro-optic device of this invention is explained. Drawing 10 is a top view which is the pixel of the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed here. Moreover, in drawing 10, the same reference mark is given to the same component as drawing 7 to drawing 5 (the 1st operation gestalt) or drawing 9 (the 3rd operation gestalt) from drawing 2, and the explanation is omitted.

[0074] As shown in drawing 10, with the 4th operation gestalt, it differs compared with the 3rd operation gestalt in that other example slack storage capacitance 70-4 of the storage capacitance 70 which looked at superficially and was shown in drawing 1 is formed not only in the field which laps with data-line 6a but in the field in alignment with scanning-line 3a. With the 4th operation gestalt, more specifically the 1st capacity electrode 13-4 It consists of a part which is extended along with scanning-line 3a in addition to the part which laps with data-line 6a (that is, it forms in the shape of abbreviation for T characters in drawing 10 -- having -- ****). the 2nd capacity electrode 33-4 It consists of a part which is extended along with scanning-line 3a in addition to the part which laps with data-line 6a (that is, formed in the shape of abbreviation for L characters in drawing 10). And as the part extended along with scanning-line 3a is formed broadly and built-in light-shielding film 43' can form a contact hole ICNT, the part corresponding to a contact hole ICNT is narrow, and it is formed, so that such storage capacitance 70-4 may be hidden. Furthermore, conductive layer 3b of the shape of an island which consists of the same film as scanning-line 3a or the capacity electrode 13-4 for the 1st is formed in the perimeter of a contact hole ICNT in order to compensate the protection-from-light performance degradation in the constriction part of this built-in light-shielding film 43'. About other configurations, it is the same as that of the case of the 3rd operation gestalt.

[0075] Therefore, according to the 4th operation gestalt, bigger storage capacitance is obtained by forming also in the field in alignment with scanning-line 3a in addition to forming the 1st capacity electrode 13-4 and the 2nd capacity electrode 33-4 in data-line 6a in piles in three dimensions on the TFT array substrate 10.

[0076] Here, with reference to drawing 11, explanation is added about the electrical installation of the 1st capacity electrode 13 (13-1 to 13-4) and high concentration drain field 1e in the 1st to 4th [which was explained above] operation gestalt. It is the sectional view which drawing 11 (a) expands the part which starts this electrical installation among the B-B' cross sections shown at drawing 4 or drawing 9 here, and is shown.

[0077] As shown in drawing 11 (a), it connects with high concentration drain field 1e electrically through the barrier layer 34, and let the 1st capacity electrode 13 (13-1 to 13-4) be pixel electrode potential. Such connection is considering as "the thickness of the thickness > insulation thin film 2 (gate dielectric film) of the barrier layer 34", and in case a contact hole BCONT is formed, it is obtained comparatively simply.

[0078] However, as shown in drawing 11 (b), before forming the 1st capacity electrode 13, direct continuation of the 1st capacity electrode 13 and the high concentration drain field 1e may be carried out to the insulating thin film 2 (gate dielectric film) by puncturing contact hole BCNT'. Although scaling of the high concentration drain field 1e concerned at the time of exposing to the bottom of contact hole BCNT' high concentration drain field 1e which consists of polish recon film etc. can serve as a failure for such connection, such an oxide film can be removed comparatively easily, if light etching is carried out by fluoric acid. However, if light etching is carried out by fluoric acid to the insulating thin film 2 (gate dielectric film), since the defect of a pinhole etc. may occur, the direction which connected the 1st capacity electrode 13 to high concentration drain field 1e electrically through the barrier layer 34 as shown in drawing 11 (a) is advantageous when raising equipment dependability.

[0079] Or while carrying out direct continuation of the 1st capacity electrode 13 and the high concentration drain field 1e to the insulating thin film 2 (gate dielectric film) by puncturing contact hole BCNT' before forming the 1st capacity electrode 13 as shown in drawing 11 (c), direct continuation of the 1st capacity electrode 13 may be carried out to pixel electrode 9a, without relaying the barrier layer 34. namely, in the example shown in drawing 1111 (a) and drawing 11 (b) Although the barrier layer 34 which the 1st capacity electrode 13 was connected to the barrier layer 34, and was installed by the method of drawing Nakamigi is connected to pixel electrode 9a by the contact hole ICNT (refer to drawing 4 and drawing 9) In the example shown in drawing 11 (c), 1st capacity electrode 13 itself is installed by the method of drawing Nakamigi, and the 1st capacity electrode 13 is connected to pixel electrode 9a by the contact hole ICNT formed on the installed 1st capacity electrode 13 concerned. In this case, the barrier layer 34 is using the dielectric film 42 in drawing 11 (c) as a dielectric film which intervenes between the 1st capacity electrode 13 and the barrier layer 34 what is necessary's being to install from the corner field of the 2nd capacity electrode 33-2 of the letter of the abbreviation for L characters shown in drawing 6 , and just to prepare, and can form storage capacitance also in this field.

[0080] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 12 and drawing 13 . In addition, drawing 12 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 1313 is a H-H' sectional view of drawing 12 .

[0081] In drawing 12 , on the TFT array substrate 10, the sealant 52 is formed along the edge and the 3rd light-shielding film 53 as a frame which specifies the circumference of image display field 10a which consists of an ingredient which is the same as the 2nd light-shielding film 23, or is different is formed in parallel to the inside. The data-line actuation circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line actuation circuit 104 which drives scanning-line 3a is formed along with two sides which adjoin this one side by supplying a scan signal to scanning-line 3a to predetermined timing. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [the scanning-line actuation circuit 104] cannot be overemphasized. Moreover, the data-line actuation circuit 101 may be arranged on both sides along the side of image display field 10a.

Furthermore, two or more wiring 105 for connecting between the scanning-line actuation circuits 104 established in the both sides of image display field 10a is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 13 , the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 12 has fixed to the TFT array substrate 10 by the sealant 52 concerned.

[0082] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the

precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line actuation circuits 101 and scanning-line actuation circuit 104 grade etc. may be formed.

[0083] You may make it connect with LSI for actuation mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line actuation circuit 101 and the scanning-line actuation circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with each operation gestalt explained with reference to drawing 13 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the TFT array substrate 10 carries out outgoing radiation.

[0084] Since the electro-optic device in each operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, with each operation gestalt, the light filter is not prepared in the opposite substrate 20. However, the light filter of RGB may be formed in the predetermined field which counters pixel electrode 9a in which the 2nd light-shielding film 23 is not formed on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable about the color electro-optic device of direct viewing types other than a projector, or a reflective mold. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [one] the opposite substrate 20. Or it is also possible to form a light filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc. If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter color electro-optic device is realizable.

[0085] This invention is not restricted to each operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole description, and the electro-optic device accompanied by such modification is also contained in the technical range of this invention.

[Translation done.]

*** NOTICES ***

**JPO and NCIP1 are not responsible for any
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the A-A' sectional view of drawing 2 .

[Drawing 4] It is the B-B' sectional view of drawing 2 .

[Drawing 5] It is the top view of the pixel of the TFT array substrate in which the light-shielding film in the 1st operation gestalt is extracted and shown.

[Drawing 6] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 2nd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 7] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 3rd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 8] It is the A-A' sectional view of drawing 7 .

[Drawing 9] It is the B-B' sectional view of drawing 8 .

[Drawing 10] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 4th operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 11] It is the sectional view (drawing 11 (b), drawing 11 (c)) showing the sectional view (drawing 11 (a)) showing an example of the electrical installation of the 1st capacity electrode and a high concentration drain field, and other examples.

[Drawing 12] It is the top view which looked at the TFT array substrate in the electro-optic device of each operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 13] It is the H-H' sectional view of drawing 12 .

[Description of Notations]

1a -- Semi-conductor layer

1a' -- Channel field

1b -- Low concentration source field

1c -- Low concentration drain field

1d -- High concentration source field

1e -- High concentration drain field

2 -- Insulating thin film (gate dielectric film)

3a -- Scanning line

4 -- The 1st interlayer insulation film

6a -- Data line

7 -- The 2nd interlayer insulation film

8 -- The 3rd interlayer insulation film

9a -- Pixel electrode

10 -- TFT array substrate

11a -- The 1st light-shielding film

12 -- Substrate insulator layer

13 (13-1 to 13-4) -- The 1st capacity electrode

16 -- Orientation film
20 -- Opposite substrate
21 -- Counterelectrode
22 -- Orientation film
23 -- The 2nd light-shielding film
30 -- TFT
33 (33-1 to 33-4) -- The 2nd capacity electrode
34 -- Barrier layer
41, 41', 43, 43' -- Built-in light-shielding film
50 -- Liquid crystal layer
70 (70-1 to 70-4) -- Storage capacitance
300 -- Capacity line
SCNT, BCNT, ICNT, ACNT, BMCNT -- Contact hole

[Translation done.]